



⑯ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑯ Offenlegungsschrift  
⑯ DE 100 01 862 A 1

⑯ Int. Cl. 7:  
H 03 H 21/00

H 03 H 17/06  
H 04 N 7/64  
H 04 B 1/62  
H 04 B 7/005

⑯ Aktenzeichen: 100 01 862.9  
⑯ Anmeldetag: 18. 1. 2000  
⑯ Offenlegungstag: 30. 11. 2000

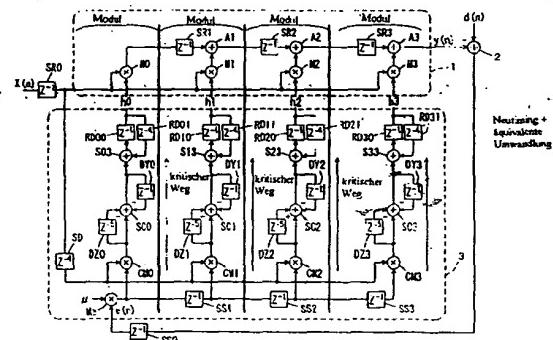
DE 100 01 862 A 1

⑯ Unionspriorität:  
11-128597 10. 05. 1999 JP  
⑯ Anmelder:  
Mitsubishi Denki K.K., Tokio/Tokyo, JP  
⑯ Vertreter:  
Prüfer und Kollegen, 81545 München

⑯ Erfinder:  
Murakami, Shuji, Tokio/Tokyo, JP; Machida,  
Hiroyuki, Tokio/Tokyo, JP; Mizutani, Hiroyuki, Itami,  
JP; Ochi, Hiroshi, Ginowan, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen  
Prüfungsantrag gem. § 44 PatG ist gestellt

- ⑯ Adaptiver Entzerrer und Entwurfsverfahren davon.  
⑯ Folgend auf eine Anordnung eines adaptiven Entzerrers mit einem direkten Filteraufbau entsprechend einer Architektur der Minimierung des mittleren quadratischen Fehlers wird eine Vorgriffsumwandlung des Modifizierens eines Abzweigungskoeffizientens ( $h(n-l)$ ) des nächsten Zyklus, die den Abzweigungskoeffizienten ( $h(n-L)$ ) eines vorbestimmten vorhergehenden Zyklus verwendet, durchgeführt und wird dann ein Neutimingvorgang des Einstellens des Timings der Abzweigungskoeffizienten ( $h(0-h3)$ ) und der Signale derart ausgeführt, daß Verzögerungselemente ( $z$ ) angeordnet werden, wodurch ein Transponierungsfilter realisiert wird. Ein adaptiver Hochgeschwindigkeitsentzerrer wird vorgesehen, der einen verringerten kritischen Pfad aufweisen kann, ohne den Hardwarebedarf zu erhöhen und der sehr gut bei Erweiterungen ist.



DE 100 01 862 A 1

## Beschreibung

Die vorliegende Erfindung bezieht sich auf einen adaptiven Entzerrer, der einen Filterkoeffizienten (Abzweigungs-koeffizienten) für ein Eingabesignal derart korrigiert, daß der Fehler zwischen einem Ausabesignal und einem Referenzsignal minimiert wird. Speziell bezieht sich die vorliegende Erfindung auf einen adaptiven Entzerrer, der die Verzögerungszeit eines kritischen Pfades verringern kann, und auf ein Entwurfsverfahren dieses adaptiven Entzerrers.

Im Bereich des Kabelfernsehsercives (CATV) und ähnlichem ist die Verwendung einer digitalen Kommunikation, die anstatt von analogen Signalen digitale Signale, die un-durchlässig für Rauschen sind, einsetzt, nun praktisch beim Vordringen als Hochgeschwindigkeitsdatenkommunikationssystem, das die herkömmliche analoge Kommunikation ersetzt. Das Vorhandensein von mehreren Verzögerungswellen, die sich von einer Mehrwegausbreitung ergeben, die durch eine Wellenreflektion an dem Ende eines nicht abgeschlossenen bzw. nicht angepaßten Kabels verursacht ist, wurde in dem digitalen Kabelfernsehservice ermittelt. Das Vorhandensein von solchen mehreren Verzögerungswellen verursacht einen mehrfachen Wellenschwund aufgrund der Interferenz zwischen der Hauptwelle und den Verzögerungswellen. Wenn die Amplitude einer Verzögerungswelle sich der der Hauptwelle annähert, tritt ein frequenzselektiver Schwund auf, bei dem eine spezielle Frequenzkomponente deutlich derart abgeschwächt wird, daß die Erzeugung einer Wellenformverzerrung resultiert. Diese Wellenformverzerrung kann einen Codefehler durch Zwischensymbolinterferenz verursachen. Es ist notwendig die Erzeugung von frequenzselektiven Schwund, der durch solche mehreren Verzögerungswellen verursacht ist, bei einer digitalen Hochgeschwindigkeitsübertragung zu verhindern.

Ein adaptiver Entzerrer, der adaptiv eine Zwischensymbolinterferenz entfernt, die sich von der Mehrwegausbreitung ergibt, wurde als eine Technik untersucht, um diesen frequenzselektiven Schwund zu lösen. Bei der digitalen Kommunikation wird ein als "Symbol" bezeichneter Datenwert in jeweils einer als "Symbolzyklus" bezeichneten vorbestimmten Periode übertragen. In einem idealen Übertragungspfad bzw. -weg, der frei ist von einer Mehrwegausbreitung, wird ein Symbol ein anderes Symbol, das in einem anderen Symbolzyklus übertragen ist, nicht beeinflussen. Wenn jedoch mehrere Verzögerungswellen erzeugt sind durch die Mehrwegausbreitung, wird eine Mehrzahl von Symbolen an der Empfangsseite in dem gleichen Symbolzyklus durch die Verzögerungswellen ankommen. Genauer, tritt eine Zwischensymbolinterferenz derart auf, daß ein guter Empfang und Wiedergabe der übertragenen Signale verhindert wird.

Die oben beschriebene Schwierigkeit des frequenzselektiven Schwunds tritt nicht nur bei der Drahtkommunikation, die ein Kabel verwendet, auf, sondern auch bei drahtlosen Übertragungswegen, die Mikrowellen verwenden.

Die LMS-Architektur (Fehleralgorithmus der kleinsten mittleren Quadrate bzw. der Minimierung des mittleren quadratischen Fehlers) wird oft verwendet für adaptive Entzerrer, die bei der digitalen Kommunikation verwendet werden. Der Grundaufbau dieser LMS-Architektur enthält einen FIR-Filter (Filter endlicher Impulsantwort).

Fig. 11 zeigt den Grundaufbau eines herkömmlichen adaptiven Entzerrers. Der adaptive Entzerrer enthält eine Filterverarbeitungseinheit 1, die einen Filtervorgang auf ein Eingabesignal  $x(n)$  anwendet, eine Fehlerfassungsschaltung 2, die einen Fehler zwischen einem Ausabesignal  $y(n)$  der Filterverarbeitungseinheit 1 und einem Referenzsignal  $d(n)$  erhält, und eine Koeffizientenaktualisierungsschaltung

3, die Abzweigungs-koeffizienten (Filterkoeffizienten)  $h_0 \sim h_{N-1}$  der Filterverarbeitungseinheit 1 gemäß einem Ausabesignal  $e(n)$  der Fehlerfassungsschaltung 2 korrigiert.

Die Filterverarbeitungseinheit 1 ist aus einem diskreten Filter des direkten Typs gebildet. Ein diskretes Eingabesignal  $x(n)$ , das von den Antworteigenschaften des Zeitbereiches extrahiert ist, wird gemäß den Abzweigungs-koeffizienten  $h_0 \sim h_{N-1}$  derart gefiltert, daß ein diskretes Ausabesignal  $y(n)$  erzeugt wird. Das Referenzsignal  $d(n)$  wird von einer Identifizierungsschaltung (oder Bestimmungsschaltung) ausgegeben, die ein Endausabesignal (Code) von dem Ausabesignal  $y(n)$  der Filterverarbeitungseinheit 1 abschätzt.

Der diskrete Filter 1 enthält Verzögerungselemente  $SR_0 \sim SR_{N-1}$ , die hintereinandergeschaltet sind und jeweils aus einem Schieberegister gebildet sind, das das Eingabesignal  $x(n)$  um eine Taktzyklusperiode verzögert. Multiplizierer  $M_0 \sim MN-1$ , die die Ausabesignale der Verzögerungselemente  $SR_0 \sim SR_{N-1}$  mit entsprechenden Abzweigungs-koeffizienten  $h_0 \sim h_{N-1}$  multiplizieren, und Addierer  $A_1 \sim AN-1$ , die entsprechend zu den entsprechenden Multiplizierern  $M_1 \sim MN-1$  vorgesehen sind, zum Addieren der Ausabesignale des vorhergehenden Addierers mit den Ausabesignalen des entsprechenden Multiplizierers derart, daß das Additionsresultat zu dem folgenden Addierer übertragen wird. Das Ausabesignal  $y(n)$  wird von dem Addierer  $AN-1$  der letzten Stufe erzeugt. Hier werden die Ausabeknoten der Verzögerungselemente  $SR_0 \sim SR_{N-1}$  im allgemeinen als "Abzweigungen" bezeichnet. Daher ist der direkte Filter 1 ein N-Abzweigungsfilter bzw. N-Stufenfilter. Bezuglich dem " $Z^1$ " der Verzögerungselemente  $SR_0 \sim SR_{N-1}$  zeigt der Exponent die Größe der Verzögerung an.

Die Fehlerfassungsschaltung 2 ist im allgemeinen durch einen Addierer gebildet. Das Ausabesignal  $y(n)$  wird von dem Referenzsignal  $d(n)$  subtrahiert. Dieser Differenzwert wird als der Fehler ausgegeben, der durch den frequenzselektiven Schwund bedingt ist.

Die Koeffizientenaktualisierungsschaltung 3 enthält einen Multiplizierer  $Mc$ , der das Fehlersignal  $e(n)$  mit der Schrittgröße  $\mu$  multipliziert, und Abzweigungs-koeffizientenaktualisierungsstufen, die entsprechend den Abzweigungs-koeffizienten  $h_0 \sim h_{N-1}$  vorgesehen sind. Die Abzweigungs-koeffizientenaktualisierungsstufen weisen den gleichen Aufbau auf und jede enthält ein Verzögerungselement  $CSR$  ( $CSR_0 \sim CSR_{N-1}$ ), das aus einem Schieberegister, das das Signal von der vorhergehenden Stufe um einen Taktzyklus verzögert, einem Multiplizierer  $CM$  ( $CM_0 \sim CM_{N-1}$ ), der ein Ausabesignal  $\mu \cdot e(n)$  des Multiplizierers  $Me$  mit dem Ausabesignal eines entsprechenden Verzögerungselementes multipliziert, einen Addierer  $CA$  ( $CA_0 \sim CAN-1$ ), der das Ausabesignal des Multiplizierers  $CM$  empfängt, und ein Verzögerungselement  $CSF$  ( $CSF_0 \sim CSF_{N-1}$ ), das aus einem Schieberegister gebildet ist, das das Ausabesignal eines Addierers  $CA$  um einen Taktzyklus verzögert. Das Ausabesignal des Verzögerungselementes  $CSF$  wird an den Addierer  $CA$  angelegt. Der Addierer  $CA$  addiert das Ausabesignal eines entsprechenden Multiplizierers  $CM$  mit dem Ausabesignal eines entsprechenden Verzögerungselementes  $CSF$  derart, daß das Additionsergebnis dem Verzögerungselement ( $CSF$ ) wieder zur Verfügung gestellt wird.

Die Schrittgröße  $\mu$  zeigt die Schrittgröße eines diskreten Wertes des diskreten Eingabesignals  $x(n)$  an, um das Fehlersignal durch den Multiplizierer  $Me$  zu normieren. Diese Schrittgröße ist im allgemeinen ein mehrfaches von zwei. Der Multiplizierer  $Me$  ist aus einer Bitverschiebeschaltung gebildet, die das Fehlersignal  $e(n)$  zu dem höheren Bit verschiebt, um das Fehlersignal  $e(n)$  mit der Schrittgröße  $\mu$ , die

durch die potenzierte 2 dargestellt ist, zu multiplizieren. Der Betrieb des in Fig. 11 gezeigten adaptiven Entzerrers wird nun beschrieben.

Jedes der Verzögerungselemente SRO ~ SRN - 1, CSFO ~ CSFN - 1 und CSR0 ~ CSRN - 1 führt einen Schiebebetrieb gemäß einem nichtgezeigten Taktignal derart durch, daß die Verzögerung von einem Taktzyklus verwirklicht wird. Das Ausgabesignal  $y(n)$  der Filterverarbeitungseinheit 1 ist mit dem Eingabesignal  $x(n)$  durch die folgende Gleichung verbunden.

$$y(n) \sum h_k \cdot x(n-k).$$

Die Summe wird von 0 bis  $N - 1$  für  $k$  durchgeführt. Das Fehlersignal  $e(n)$  wird durch die Differenz zwischen dem Referenzsignal  $d(n)$  und dem Ausgabesignal  $y(n)$  dargestellt. Daher wird die folgende Gleichung erhalten.

$$e(n) = d(n) - y(n) = d(n) - \sum h_k \cdot x(n-k) = d(n) - h^T(n) \cdot X(n)$$

$$\text{wobei } h^T(n) = [h_0(n), h_1(n), \dots, h_{N-1}(n)]$$

$$X^T = [x(n), x(n-1), \dots, x(n-N+1)], \text{ und}$$

$T$  ein Transponieren darstellt.

Der Abzweigungskoeffizient des nächsten Zyklus ist mit dem Abzweigungskoeffizienten des aktuellen Zyklus durch die folgende Gleichung verbunden.

$$h(n+1) = h(n) + \mu \cdot e(n) \cdot X(n)$$

Ein Abzweigungskoeffizient  $h_k$  wird entsprechend der folgenden Gleichung korrigiert.

$$h_k(n+1) = h_k(n) + \mu \cdot e(n) \cdot x(n-k)$$

Bei der obigen Gleichung werden die Ausgabesignale der Schieberegister (Verzögerungselemente) SRO und CSR0 der ersten Eingabestufe, die in Fig. 11 gezeigt ist, als  $x(n)$  gesetzt.

Durch Korrigieren der Filterkoeffizienten  $h_0 - h_N - 1$  gemäß dem Fehlersignal  $e(n)$  kann die Fehlerkomponente, die in dem Ausgabesignal  $y(n)$  enthalten ist, derart entfernt werden, daß ein idealeres Ausgabesignal  $y(n)$  bereitgestellt wird.

Bei dem in Fig. 11 gezeigten adaptiven Entzerrer ist der direkte Filter der Filterverarbeitungseinheit 1 aus einem FIR-Filter (nicht-rekursives Filter) gebildet. Die Verzögerungselemente SRO ~ SRN - 1 sind jeweils ein Schieberegister, das ein Signal gemäß einem Taktignal, das nicht gezeigt ist, überträgt. Es ist notwendig, ein Ausgabesignal  $y(n)$  und auch einen Abzweigungskoeffizienten für den nächsten Zyklus innerhalb einer Zyklusperiode dieses Taktsignals zu erzeugen. Wenn die Abzweigungs- bzw. Stufenlänge der Filterverarbeitungseinheit 1  $N$  beträgt, enthält der kritische Weg zwei Multiplizierer M0 und CM0, N Addierer A1 ~ AN - 1, eine Fehlererkennungsschaltung 2 und einen Addierer CA0, wie durch die durchgezogene Linie in Fig. 11 gezeigt ist. Hier führt der Multiplizierer M0 den Betrieb  $\mu \cdot e(n)$  durch den Bitschiebebetrieb durch und ignoriert die Verzögerung. Daher enthält die Verzögerung in diesem kritischen Weg die Verzögerung von zwei Multiplikationen + ( $N + 2$ ) Additionen.

Daher hängt der kritische Weg des adaptiven Entzerrers gemäß der LMS-Architektur von der Stufenlänge  $N$  der Filterverarbeitungseinheit 1 ab und wird länger für die LMS-Architektur einer höheren Ordnung. Es ist daher schwierig,

den Durchsatz zu verbessern, und es gibt eine Schwierigkeit, daß es schwierig ist, eine Hochgeschwindigkeitsverarbeitung, wie z. B. eine Bilddatenübertragung, durchzuführen.

Es ist Aufgabe der vorliegenden Erfindung, einen adaptiven Entzerrer vorzusehen, der einen verkürzten kritischen Weg aufweisen kann, ohne den Hardwarebedarf zu erhöhen.

Weiterhin soll ein adaptiver Entzerrer bereitgestellt werden, der einen kritischen Weg unabhängig von der Abzweigungsstrecke aufweist.

Die Aufgabe wird gelöst durch den adaptiven Entzerrer des Anspruches 1 oder 6 oder durch das Entwurfsverfahren eines adaptiven Entzerrers des Anspruches 10.

Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Bei dem adaptiven Entzerrer der vorliegenden Erfindung wird die LMS-Architektur, die aus einem direktem FIR-Filte gebildet ist, in eine LMS-Architektur, die aus einem Transponierungs-FIR-Filte gebildet ist, unter Verwendung der Vorgriffsumwandlung, die das Eingabesignal des um  $L$  vorlaufenden Zyklus verwendet, und des Neutimingsvorganges der äquivalenten Ersetzung der Signalverzögerung umgewandelt.

Entsprechend einem ersten Aspekt der vorliegenden Erfindung enthält ein adaptiver Entzerrer eine Filterverarbeitungseinheit mit einer Mehrzahl von hintereinandergeschalteten Verarbeitungsstufen, die entsprechend zu Abzweigungen vorgesehen sind. Jede Verarbeitungsstufe enthält einen Multiplizierer, um ein Eingabesignal mit einem entsprechenden Abzweigungskoeffizienten zu Multiplizieren, eine Verzögerungsstufe, die das Ausgabesignal einer vorhergehenden Verarbeitungsstufe verzögert, und einen Addierer, der das Ausgabesignal der Verzögerungsstufe derart mit dem Ausgabesignal des Multiplizierers addiert, daß das Additionsergebnis der nächsten Stufe bereitgestellt wird. Die erste Verarbeitungsstufe enthält einen Multiplizierer, der das Eingabesignal mit einem entsprechenden Abzweigungskoeffizienten multipliziert zum Anlegen an die nächste Verarbeitungsstufe.

Der adaptive Entzerrer des ersten Aspektes enthält eine Abzweigungskoeffizientensetschaltung zum Setzen eines Abzweigungskoeffizienten entsprechend einem Fehler zwischen einem Ausgabesignal der Filterverarbeitungsstufe und einem Referenzsignal. Die Abzweigungskoeffizientensetschaltung enthält eine Koeffizientenkorrekturstufe, die entsprechend für jeden Abzweigungskoeffizienten vorgesehen ist. Jede Koeffizientenkorrekturstufe weist den gleichen Aufbau auf und weist die Übertragungsfunktion auf, die durch das Produkt der Übertragungsfunktion des Filters aller Nullstellen und Übertragungsfunktion des Filters aller Pole dar gestellt ist.

Entsprechend einem zweiten Aspekt der vorliegenden Erfindung enthält ein adaptiver Entzerrer eine Filterverarbeitungseinheit mit einer Mehrzahl von Verarbeitungsstufen, die in Reihe geschaltet sind in dem Vorwärts- und dem Rückwärtspfad. Jede der Verarbeitungsstufen enthält einen Multiplizierer, der ein angelegtes Signal mit einem entsprechenden Abzweigungskoeffizienten multipliziert, und einen Addierer, der das Ausgabesignal des Multiplizierers mit dem von der nachfolgenden Verarbeitungsstufe angelegten Signal derart addiert, daß das Additionsergebnis der vorhergehenden Stufe bereitgestellt wird. In dem Vorwärts- und Rückwärtspfad der Verarbeitungsstufen ist eine Verzögerungsstufe, die ein angelegtes Signal um einen Zyklus verzögert, abwechselnd eingefügt.

Der adaptive Entzerrer des zweiten Aspektes enthält weiterhin eine Abzweigungskoeffizientensetschaltung zum Setzen eines Abzweigungskoeffizienten entsprechend dem

Fehler zwischen dem Ausgabesignal der Filterverarbeitungsstufe und einem Referenzsignal. Die Abzweigungskoeffizientensetzung enthält Koeffizientenkorrekturstufen des gleichen Aufbaus, die entsprechend zu entsprechenden Abzweigungskoeffizienten vorgesehen sind. Jede Koeffizientenkorrektur weist die Übertragungsfunktion auf, die durch das Produkt der Übertragungsfunktion des Filters aller Nullstellen und der Übertragungsfunktion des Filters aller Pole gegeben ist.

Entsprechend einem dritten Aspekt der vorliegenden Erfindung enthält ein Verfahren des Entwurfes eines adaptiven Entzerrers die Schritte des Anordnens einer Filterverarbeitungsstufe und einer Abzweigungskoeffizientensetzung gemäß der LMS-Architektur, die eine direkte Filterstruktur verwendet, des Ausführens einer Vorgriffsumwandlung zum Verbinden eines Abzweigungskoeffizienten eines um  $L$  vorhergehenden Zyklus mit dem Abzweigungskoeffizienten des nächsten Zyklus, derart, daß die Filterverarbeitungsstufe und die Abzweigungskoeffizientensetzung neu angeordnet werden, des Durchführens eines Neutimingvorganges zum Reorganisieren des Timings, während die Zeitbeziehung der Signale erhalten wird, derart, daß die Anordnung der Verzögerungselemente reorganisiert wird zum Realisieren eines Transponierfilters, und des Modifizierens der Filterkoeffizientenstufe in eine Filterstufe mit der Übertragungsfunktion von  $(1 - Z^{-L})/(1 - Z^{-1})$  durch eine äquivalente Umwandlung.

Durch Durchführen der äquivalenten Umwandlung unter Verwendung der Vorgriffsumwandlung und des Neutimings, um den direkten FIR-Filter gemäß der LMS-Architektur in einen Transponier-FIR-Filter zu modifizieren, kann ein Verzögerungselement, das als Reaktion auf ein Taktignal arbeitet, in den kritischen Weg eingefügt werden. Der kritische Weg kann verkürzt werden, ohne die Anzahl der Funktionseinheiten zu erhöhen. Ein adaptiver Entzerrer, der mit hoher Geschwindigkeit arbeitet, kann realisiert werden.

Weitere Merkmale und Zweckmäßigkeit der Erfindung ergeben sich aus der folgenden Beschreibung von Ausführungsformen der Erfindung anhand der Figuren. Von den Figuren zeigen:

**Fig. 1** eine Anordnung eines adaptiven Entzerrers des ersten Schrittes gemäß einer ersten Ausführungsform der vorliegenden Erfindung;

**Fig. 2** eine Anordnung des adaptiven Entzerrers des zweiten Schrittes gemäß der ersten Ausführungsform der vorliegenden Erfindung;

**Fig. 3** ein Aufbau eines adaptiven Entzerrers gemäß der ersten Ausführungsform der vorliegenden Erfindung;

**Fig. 4** ein Aufbau eines adaptiven Entzerrers des ersten Anordnungsschrittes gemäß einer zweiten Ausführungsform der vorliegenden Erfindung;

**Fig. 5** ein Ausgabesignal einer in **Fig. 4** gezeigten Koeffizientenaktivierungsschaltung;

**Fig. 6** ein Aufbau eines adaptiven Entzerrers des zweiten Anordnungsschrittes gemäß der zweiten Ausführungsform der vorliegenden Erfindung;

**Fig. 7** ein Aufbau eines adaptiven Entzerrers gemäß der zweiten Ausführungsform der vorliegenden Erfindung;

**Fig. 8** schematisch ein Aufbau einer Filterverarbeitungseinheit eines adaptiven Entzerrers gemäß einer dritten Ausführungsform der vorliegenden Erfindung;

**Fig. 9** ein Aufbau einer Stufe einer Koeffizientenaktivierungsschaltung des adaptiven Entzerrers von **Fig. 1**;

**Fig. 10** eine Modifikation der dritten Ausführungsform der vorliegenden Erfindung und

**Fig. 11** ein Aufbau eines herkömmlichen adaptiven Entzerrers.

### Erste Ausführungsform

**Fig. 1** zeigt einen Aufbau eines adaptiven Entzerrers des ersten Anordnungsschrittes gemäß einer ersten Ausführungsform der vorliegenden Erfindung. Bezugnehmend auf **Fig. 1** wird eine Anordnungsmodifikation ausgehend von dem adaptiven Entzerrer mit einem direkten Filter 1 einer Abzweigungs- bzw. Stufenlänge von 4, wie in **Fig. 11** gezeigt ist, durchgeführt. Die Anordnung des adaptiven Entzerrers von **Fig. 1** entspricht der LMS-Architektur, die aus dem direkten FIR-Filter von **Fig. 11** modifiziert entsprechend der Vorgriffsumwandlung gebildet ist. Bei der "Vorgriffsumwandlung" (bzw. "Look-ahead-Umwandlung") wird der Abzweigungskoeffizient des nächsten Zyklus nicht unter Verwendung des Koeffizienten des direkt vorhergehenden Zyklus sondern des um  $L$ -Zyklen vorhergehenden Koeffizienten dargestellt. Durch Ausführen der "Vorgriffsumwandlung" auf den Abzweigungs- bzw. Stufenkoeffizienten kann die Aktualisierungsgleichung der LMS-Architektur, die Beziehung ist durch die folgende Gleichung dargestellt, erhalten werden.

$$\begin{aligned} h(n+1) &= h(n) + \mu \cdot e(n) \cdot X(n) = h(n-1) + \mu \cdot e(n-1) \cdot X(n-1) + \mu \cdot e(n) \cdot X(n) = h(n-2) + \mu \cdot e(n-2) \cdot X(n-2) + \mu \cdot e(n-1) \cdot X(n-1) + \mu \cdot e(n) \cdot X(n) \dots = h(n-L) \\ &+ \mu \cdot \sum_{i=0}^{n-L} e(n-i) \cdot X(n-i) \end{aligned}$$

Hier wird die Summe  $\Sigma$  von 0 bis  $L$  für  $i$  durchgeführt.  $L$  zeigt die Anzahl der Stufen der Vorgriffsumwandlung. Das Fehlersignal  $e(n)$  wird durch die folgende Gleichung dargestellt.

$$e(n) = d(n) - h^T(n-L) \cdot X(n) = d(n) - y(n)$$

Wenn die Anzahl der Stufen  $L$  der Vorgriffsumwandlung 4 beträgt, wird der Abzweigungskoeffizient  $h_0$  durch die folgende Gleichung mit  $i = 0 \sim 4$  dargestellt.

$$h_0(n+1) = h_0(n-4) + \mu \cdot \sum_{i=0}^{n-4} e(n-i) \cdot x(n-i)$$

Das Fehlersignal  $e(n)$  und das Eingabesignal  $x(n)$  werden entsprechend für  $L$ -Zyklen gespeichert und ihre multiplizierten Werte werden addiert. Dann wird die Addition mit einem Abzweigungskoeffizientenwert  $h_0$  eines Zyklus, der um  $L$ -Zyklen vorausgeht, derart durchgeführt, daß der Abzweigungskoeffizient des nächsten Zyklus erhalten wird. Die Anordnung von **Fig. 1** verwirklicht die obige Gleichung mit dem direkten Format. Daher ist eine Vorgriffsumwandlungseinheit 4 neu in der Koeffizientenaktivierungsschaltung 3 für diese Vorgriffsumwandlung vorgesehen.

Der Aufbau des direkten Filters der Filterverarbeitungseinheit 1 ist identisch zu dem, der in **Fig. 11** gezeigt ist. Die Beziehung zwischen dem Ausgabesignal  $y(n)$  und der Eingabe  $x(n)$  ist identisch zu der, die in **Fig. 11** gezeigt ist.

In der Koeffizientenaktivierungsschaltung 3 ist eine Koeffizientenmodifizierungsstufe des gleichen Aufbaus entsprechend für jede Abzweigungen  $h_0 \sim h_3$  angeordnet. Das in **Fig. 11** gezeigte Verzögerungselement CSR0 wird gemeinsam dargestellt durch das Verzögerungselement SR0 und ein Eingabesignal von dem Verzögerungselement SR0 wird an die Koeffizientenaktivierungsschaltung 3 angelegt.

Bezugnehmend auf **Fig. 1** enthält die Koeffizientenaktivierungsschaltung 3 Multiplizierer CM0 ~ CM3, die jeweils das Produkt  $\mu \cdot e(n)$  zwischen dem Fehlersignal  $e(n)$  von dem Multiplizierer  $M_i$  und der Schrittgröße  $\mu$  mit einem angelegten Eingabesignal multiplizieren, und Verzögerungselemente (Verzögerungsschaltungen) SCR1 ~ SCR3,

die entsprechend zu den entsprechenden Multiplizierern CM1 ~ CM3 vorgesehen sind, die aus Schieberegistern gebildet sind, die die angelegten Eingabesignale um einen Zyklus verzögern und die verzögerten Signale den entsprechenden Multiplizierern CM1 ~ CM3 bereitstellen. Dieser Aufbau ist identisch zu dem in Fig. 11 gezeigten Aufbau. Der Multiplizierer Me verwirklicht die Multiplikation durch den Bitschiebetrrieb.

Die Vorgriffsumwandlungseinheit 4 ist derart bereitgestellt, daß der Summierungsabschnitt der obigen Koeffizientenaktivierungsgleichung verwirklicht wird. Die Stufe, die einem Schrittkoeffizienten entspricht, weist den gleichen Aufbau auf. Genauer enthält die Stufe (jede von  $i = 0 \sim 3$ ), die einem Abzweigungskoeffizienten  $h_i$  entspricht, ein Verzögerungselement  $D_{i0}$ , das das Ausgabesignal eines entsprechenden Multiplizierers  $C_{Mi}$  um einen Zyklus verzögert, einen Addierer  $S_{i0}$ , der die Ausgabesignale des Verzögerungselementes  $D_{i0}$  und des entsprechenden Multiplizierers  $C_{Mi}$  addiert, ein Verzögerungselement  $D_{i1}$ , das das Ausgabesignal des Addierers  $S_{i0}$  um einen Taktzyklus verzögert, einen Addierer  $S_{i1}$ , der das Ausgabesignal des Multiplizierers  $C_{Mi}$  mit dem Ausgabesignal des Verzögerungselementes  $D_{i1}$  addiert, ein Verzögerungselement  $D_{i2}$ , das das Ausgabesignal des Addierers  $S_{i1}$  um einen Taktzyklus verzögert, einen Addierer  $S_{i2}$ , der das Ausgabesignal des Verzögerungselementes  $D_{i2}$  mit dem Ausgabesignal des Multiplizierers  $C_{Mi}$  addiert, ein Verzögerungselement  $D_{i3}$ , das das Ausgabesignal des Addierers  $S_{i2}$  um einen Taktzyklus verzögert, und einen Addierer  $S_{i3}$ , der das Ausgabesignal des Verzögerungselementes  $D_{i3}$  mit dem Ausgabesignal des Multiplizierers  $C_{Mi}$  addiert. Das Ausgabesignal  $\mu \cdot e(n)$  des Multiplizierers Me wird an den Multiplizierer  $C_{Mi}$  angelegt. In der Stufe, die dem Abzweigungskoeffizienten  $h_k$  entspricht, wird das Signal, das durch die folgende Gleichung dargestellt ist, von dem Addierer  $S_{k3}$  der letzten Stufe ausgegeben:

$$\mu \cdot \sum e(n-i) \cdot x(n-k-i).$$

Die Summierung wird von 0 bis 4 (= L) für  $i$  durchgeführt.

Bei der obigen Gleichung wird die Signalausgabe von dem Verzögerungselement SRO als Eingabesignal  $x(n)$  verwendet.

Der Koeffizient des um L vorhergehenden Zyklus soll verwendet werden. Daher sind für die Abzweigungskoeffizienten  $h_0 \sim h_3$  Addierer CA0 ~ CA3 und Verzögerungselemente DD0 ~ DD3, die die Ausgabesignale der Addierer CA0 ~ CA3 um fünf Taktzyklen verzögern, entsprechend den Addierern S03 ~ S33 der Vorgriffsumwandlungseinheit 4 vorgesehen. Die Ausgabesignale der Verzögerungselemente DD0 ~ DD3 werden zu den Addierern CA0 ~ CA3 rückgeführt. Die Abzweigungskoeffizienten  $h_0 \sim h_3$  werden von den Verzögerungselementen DD0 ~ DD3 ausgegeben. Die Addierer CA0 ~ CA3 addieren die Ausgabesignale der entsprechenden Addierer S30 ~ S33 mit den Ausgabesignalen der entsprechenden Verzögerungselementen DD0 ~ DD3.

Der Koeffizient  $h_k(n+1)$  wird gemäß dem Koeffizienten  $h_k(n-L)$  und der Summe der Produkte der Fehlerkomponenten und der Eingabesignale von dem aktuellen Zyklus zu dem um L vorhergehenden Zyklus aktualisiert.

Es wird angemerkt, daß die Verzögerungselemente DD0 ~ DD3 die Signale um fünf Taktzyklen verzögern. Entsprechend dem Abzweigungskoeffizienten  $h_k$ , der durch eine Verzögerungselementstufe in Fig. 11 verzögert ist, ist die Verzögerungsgröße der Verzögerungselemente DD0 ~ DD3 um einen Taktzyklus bezüglich der Vorgriffsstufen erhöht.

Dies ist deshalb, da die Korrektur des Abzweigungskoeffizienten des um L vorhergehenden Zyklus nicht bei dem aktuellen Zyklus sondern bei dem nächsten Zyklus ausgeführt werden muß.

- 5 In dem Fall der direkten Architektur von Fig. 1 ist die Filterverarbeitungseinheit 1 ein direkter Filter und der kritische Weg davon hängt von der Abzweigungs- bzw. Stufenlänge ab. Auch wird der Aufbau der Koeffizientenaktivierungsschaltung 3 redundant. Somit wird ein adaptiver FIR-Transponierungsfilter verwirklicht durch Bewegen der Verzögerungselemente während die Zeitbeziehung der Signale mittels des "Neutimings" beibehalten wird.

- 10 Fig. 2 zeigt einen Aufbau eines adaptiven Entzerrers, der diesem Neutiming-Vorgang ausgesetzt ist. Gemäß dem Aufbau von Fig. 2 wird ein direkter FIR-Filter in ein Transponierungsfilter in der Filterverarbeitungseinheit umgewandelt. Der Ausbreitungsweg der Eingabe- und Ausgabesignale ist umgestellt bzw. transponiert. Genauer wird in der Filterverarbeitungseinheit 1 das Eingabesignal von dem Verzögerungselement SRO an die Multiplizierer M0 ~ M3 angelegt, die entsprechend den entsprechenden Abzweigungskoeffizienten  $h_0 \sim h_3$  vorgesehen sind. Die Addierer AD0 ~ AD2 sind entsprechend den Multiplizierern M0 ~ M2 vorgesehen. Verzögerungselemente TD0 ~ TD2 sind an den Eingängen der Addierer AD0 ~ AD2 vorgesehen. Das Verzögerungselement TD0 verzögert das Ausgabesignal des Addierers AD1 um einen Taktzyklus derart, daß das verzögerte Signal dem Addierer AD0 bereitgestellt wird. Das Verzögerungselement TD1 verzögert das Ausgabesignal des Addierers AD2 derart um einen Taktzyklus, daß das verzögerte Signal AD1 dem Addierer bereitgestellt wird. Das Verzögerungselement TD2 verzögert das Ausgabesignal des Multiplizierers M3 derart um einen Taktzyklus, daß das verzögerte Signal dem Addierer AD2 bereitgestellt wird.

- 15 Bei dem Aufbau des Transponierungsfilters der Filterverarbeitungseinheit 1 wird das Ausgabesignal  $y(n)$  durch die folgende Gleichung dargestellt.

$$y(n) = \sum x(n-k) \cdot h_k(n-k)$$

20 Die Summierung wird von 0 bis 3 für  $k$  durchgeführt.

- Bei der Struktur dieses Transponierungsfilters werden die Abzweigungskoeffizienten  $h_0 \sim h_3$  über vier Taktzyklen verteilt. Genauer gibt es Abzweigungskoeffizienten  $h_0(n)$ ,  $h_1(n-1)$ ,  $h_2(n-2)$  und  $h_3(n-3)$ . Es ist notwendig, den Wert des Abzweigungskoeffizienten des aktuellen Zyklus  $n$  zu verwenden. Für den Zweck des Einstellens des Timings des Abzweigungskoeffizienten sind Verzögerungselemente CD0 ~ CD3, die das Fehlersignal  $e(n)$  um vier Zyklen, drei Zyklen, zwei Zyklen bzw. einen Zyklus verzögern, entsprechend den entsprechenden Abzweigungskoeffizienten in der Koeffizientenaktivierungsschaltung 3 vorgesehen. Da es notwendig ist, den Abzweigungskoeffizienten nach vier Zyklen zu erhalten, wird das Eingabesignal von dem Verzögerungselement SRO ferner auch um vier Taktzyklen in dem Verzögerungselement SD verzögert.

- 25 In der Koeffizientenaktivierungsschaltung 3 sind die Verzögerungselemente DD0 ~ DD3 jeweils in zwei Verzögerungselemente aufgeteilt. Genauer sind Verzögerungselemente RD00 ~ RD30, die die entsprechenden Ausgabesignale der Addierer CA0 ~ CA3 um einen Taktzyklus derart verzögern, daß Abzweigungskoeffizienten  $h_0 \sim h_3$  erzeugt werden, und Verzögerungselemente RD01 ~ RD31 vorgesehen, die die Abzweigungskoeffizienten  $h_0 \sim h_3$  entsprechend um vier Taktzyklen derart verzögern, daß die verzögerten Signale zu den entsprechenden Addierern CA0 ~ CA3 bereitgestellt werden. Bei dieser Abzweigungskoeffizientenaktivierung wird die Verzögerung von fünf Takt-

zyklen durch die Verzögerungselemente RD00 ~ RD30 und entsprechende Verzögerungselemente RD01 ~ RD31 verwirklicht. Die Verzögerungselemente RD00 ~ RD30 sind vorgesehen, um die Abzweigungskoeffizienten h0 ~ h3 um einen Taktzyklus zum Ausgeben bei dem nächsten Taktzyklus zurückzuhalten.

Die Abzweigungskoeffizienten h0 ~ h3 sind zeitlich um einen Taktzyklus voneinander versetzt. Es ist daher notwendig, die Abzweigungskoeffizienten des um einen Zyklus nachfolgenden Taktzyklus, des um zwei Zyklen nachfolgenden Taktzyklus und dcs um drei Zyklen nachfolgenden Taktzyklus bezüglich dem Abzweigungskoeffizienten h0 als Abzweigungskoeffizienten h1 ~ h3 zu verwenden. Die Verzögerungselemente CD0 ~ CD3 sind für diesen Zweck vorgesehen. In der Koeffizientenaktivierungsschaltung 3 wird ein Abzweigungskoeffizient erzeugt gemäß dem Eingabesignal und dem Fehlersignal, das dem Abzweigungskoeffizienten h0 um vier Zyklen vorhergeht. Für den Abzweigungskoeffizienten h1 ist das Fehlersignal das Fehlersignal des um einen Zyklus folgenden Taktes bezüglich dem des Abzweigungskoeffizienten h0. Daher wird der Abzweigungskoeffizient gemäß dem Fehlersignal des um einen Zyklus folgenden Zyklus relativ zu dem Abzweigungskoeffizienten h0 für den Abzweigungskoeffizienten h1 korrigiert. Somit entspricht der Abzweigungskoeffizient h1 einem Korrekturwert, der um einen Taktzyklus bezüglich dem Abzweigungskoeffizienten h0 verzögert ist. Ähnlich werden die Abzweigungskoeffizienten h2 und h3 gemäß einem Fehlersignal des um zwei Zyklen folgenden Taktzyklus bzw. des um drei Zyklen folgenden Taktzyklus bezüglich dem Abzweigungskoeffizienten h1 aktualisiert. Daher entsprechen die Abzweigungskoeffizienten h2 und h3 den Abzweigungskoeffizienten von zwei Taktzyklen später und drei Taktzyklen später in Bezug zu dem Abzweigungskoeffizienten h0. Somit stimmt das Timing überein bzw. ist das Timing passend gemacht und ein Ausgabesignal, das durch die folgende Gleichung dargestellt ist, wird als Ausgabesignal y(n) von der Filterverarbeitungseinheit 1 erzeugt.

$$y(n) = \sum h_k(n-k) \cdot x(n-k)$$

Die Summierung wird von 0 bis 3 für k durchgeführt. Somit wird ein Ausgabesignal y(n) mit der Eingabe-/Ausgabebeziehung, die identisch zu der des direkten Typs ist, erzeugt. Bei dem in Fig. 2 erzeugten Aufbau ist der Aufbau der Vorgriffsumwandlungseinheit noch redundant. Der Abschnitt, der jedem Abzweigungskoeffizienten entspricht, ist aus dem Gradientenadditionsmodul (Kaskadenverbindung von Addierer und Verzögerungselement) gebildet. Die Übertragungsfunktion des Gradientenadditionsmoduls wird durch  $1 + Z^{-1} + \dots + Z^{-L}$  ( $L = 4$  in dem Aufbau von Fig. 2) dargestellt. Diese Übertragungsfunktion kann mit der Übertragungsfunktion der folgenden Gleichung ersetzt werden:

$$(1 - Z^{-L-1}) / (1 - Z^{-1}).$$

Diese ist bereitgestellt durch das Produkt der Übertragungsfunktion des Filters aller Pole und der Übertragungsfunktion des Filters aller Nullstellen. Ein Verzögerungselement mit der Verzögerungszeit von  $L + 1$  Zyklen und ein Verzögerungselement mit einer Verzögerungszeit von einem Zyklus werden zur Verwirklichung dieser Übertragungsfunktion verwendet. Der Filter aller Pole (rekursiver Filter der Ordnung 1) wird durch das Verzögerungselement eines Zyklus erzeugt.

Fig. 3 zeigt einen Aufbau eines adaptiven Entzerrers gemäß der ersten Ausführungsform der vorliegenden Erfin-

dung. In der in Fig. 3 gezeigten Koeffizientenaktivierungsschaltung 3 ist das Gradientenadditionsmodul der Vorgriffsumwandlungseinheit 4 durch ein Verzögerungselement DZi, das das Ausgabesignal des Multiplizierers CMi (= 0 ~ 3) um fünf Taktzyklen verzögert, einen Addierer SCi und ein Verzögerungselement DYi, das das Ausgabesignal des Addierers SCi um einen Taktzyklus verzögert und so das verzögerte Signal dem Addierer SCi wieder bereitstellt, 5 10 15 20 25 30 35 40 45 50 55 60 65 70 75 80 85 90 95 100 105 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 279 280 281 282 283 284 285 286 287 288 289 289 290 291 292 293 294 295 296 297 298 299 299 300 301 302 303 304 305 306 307 308 309 309 310 311 312 313 314 315 316 317 318 319 319 320 321 322 323 324 325 326 327 328 329 329 330 331 332 333 334 335 336 337 338 339 339 340 341 342 343 344 345 346 347 348 349 349 350 351 352 353 354 355 356 357 358 359 359 360 361 362 363 364 365 366 367 368 369 369 370 371 372 373 374 375 376 377 378 379 379 380 381 382 383 384 385 386 387 388 389 389 390 391 392 393 394 395 396 397 397 398 399 399 400 401 402 403 404 405 406 407 408 409 409 410 411 412 413 414 415 416 416 417 418 419 419 420 421 422 423 424 425 426 426 427 428 429 429 430 431 432 433 434 435 436 436 437 438 439 439 439 440 441 442 443 444 445 445 446 447 448 448 449 449 450 451 452 453 454 455 455 456 457 458 458 459 459 460 461 462 463 464 464 465 466 467 467 468 469 469 469 470 471 472 473 473 474 475 475 476 476 477 477 478 478 479 479 480 480 481 481 482 482 483 483 484 484 485 485 486 486 487 487 488 488 489 489 490 490 491 491 492 492 493 493 494 494 495 495 496 496 497 497 498 498 499 499 500 500 501 501 502 502 503 503 504 504 505 505 506 506 507 507 508 508 509 509 510 510 511 511 512 512 513 513 514 514 515 515 516 516 517 517 518 518 519 519 520 520 521 521 522 522 523 523 524 524 525 525 526 526 527 527 528 528 529 529 530 530 531 531 532 532 533 533 534 534 535 535 536 536 537 537 538 538 539 539 540 540 541 541 542 542 543 543 544 544 545 545 546 546 547 547 548 548 549 549 550 550 551 551 552 552 553 553 554 554 555 555 556 556 557 557 558 558 559 559 560 560 561 561 562 562 563 563 564 564 565 565 566 566 567 567 568 568 569 569 570 570 571 571 572 572 573 573 574 574 575 575 576 576 577 577 578 578 579 579 580 580 581 581 582 582 583 583 584 584 585 585 586 586 587 587 588 588 589 589 590 590 591 591 592 592 593 593 594 594 595 595 596 596 597 597 598 598 599 599 600 600 601 601 602 602 603 603 604 604 605 605 606 606 607 607 608 608 609 609 610 610 611 611 612 612 613 613 614 614 615 615 616 616 617 617 618 618 619 619 620 620 621 621 622 622 623 623 624 624 625 625 626 626 627 627 628 628 629 629 630 630 631 631 632 632 633 633 634 634 635 635 636 636 637 637 638 638 639 639 640 640 641 641 642 642 643 643 644 644 645 645 646 646 647 647 648 648 649 649 650 650 651 651 652 652 653 653 654 654 655 655 656 656 657 657 658 658 659 659 660 660 661 661 662 662 663 663 664 664 665 665 666 666 667 667 668 668 669 669 670 670 671 671 672 672 673 673 674 674 675 675 676 676 677 677 678 678 679 679 680 680 681 681 682 682 683 683 684 684 685 685 686 686 687 687 688 688 689 689 690 690 691 691 692 692 693 693 694 694 695 695 696 696 697 697 698 698 699 699 700 700 701 701 702 702 703 703 704 704 705 705 706 706 707 707 708 708 709 709 710 710 711 711 712 712 713 713 714 714 715 715 716 716 717 717 718 718 719 719 720 720 721 721 722 722 723 723 724 724 725 725 726 726 727 727 728 728 729 729 730 730 731 731 732 732 733 733 734 734 735 735 736 736 737 737 738 738 739 739 740 740 741 741 742 742 743 743 744 744 745 745 746 746 747 747 748 748 749 749 750 750 751 751 752 752 753 753 754 754 755 755 756 756 757 757 758 758 759 759 760 760 761 761 762 762 763 763 764 764 765 765 766 766 767 767 768 768 769 769 770 770 771 771 772 772 773 773 774 774 775 775 776 776 777 777 778 778 779 779 780 780 781 781 782 782 783 783 784 784 785 785 786 786 787 787 788 788 789 789 790 790 791 791 792 792 793 793 794 794 795 795 796 796 797 797 798 798 799 799 800 800 801 801 802 802 803 803 804 804 805 805 806 806 807 807 808 808 809 809 810 810 811 811 812 812 813 813 814 814 815 815 816 816 817 817 818 818 819 819 820 820 821 821 822 822 823 823 824 824 825 825 826 826 827 827 828 828 829 829 830 830 831 831 832 832 833 833 834 834 835 835 836 836 837 837 838 838 839 839 840 840 841 841 842 842 843 843 844 844 845 845 846 846 847 847 848 848 849 849 850 850 851 851 852 852 853 853 854 854 855 855 856 856 857 857 858 858 859 859 860 860 861 861 862 862 863 863 864 864 865 865 866 866 867 867 868 868 869 869 870 870 871 871 872 872 873 873 874 874 875 875 876 876 877 877 878 878 879 879 880 880 881 881 882 882 883 883 884 884 885 885 886 886 887 887 888 888 889 889 890 890 891 891 892 892 893 893 894 894 895 895 896 896 897 897 898 898 899 899 900 900 901 901 902 902 903 903 904 904 905 905 906 906 907 907 908 908 909 909 910 910 911 911 912 912 913 913 914 914 915 915 916 916 917 917 918 918 919 919 920 920 921 921 922 922 923 923 924 924 925 925 926 926 927 927 928 928 929 929 930 930 931 931 932 932 933 933 934 934 935 935 936 936 937 937 938 938 939 939 940 940 941 941 942 942 943 943 944 944 945 945 946 946 947 947 948 948 949 949 950 950 951 951 952 952 953 953 954 954 955 955 956 956 957 957 958 958 959 959 960 960 961 961 962 962 963 963 964 964 965 965 966 966 967 967 968 968 969 969 970 970 971 971 972 972 973 973 974 974 975 975 976 976 977 977 978 978 979 979 980 980 981 981 982 982 983 983 984 984 985 985 986 986 987 987 988 988 989 989 990 990 991 991 992 992 993 993 994 994 995 995 996 996 997 997 998 998 999 999 1000 1000 1001 1001 1002 1002 1003 1003 1004 1004 1005 1005 1006 1006 1007 1007 1008 1008 1009 1009 1010 1010 1011 1011 1012 1012 1013 1013 1014 1014 1015 1015 1016 1016 1017 1017 1018 1018 1019 1019 1020 1020 1021 1021 1022 1022 1023 1023 1024 1024 1025 1025 1026 1026 1027 1027 1028 1028 1029 1029 1030 1030 1031 1031 1032 1032 1033 1033 1034 1034 1035 1035 1036 1036 1037 1037 1038 1038 1039 1039 1040 1040 1041 1041 1042 1042 1043 1043 1044 1044 1045 1045 1046 1046 1047 1047 1048 1048 1049 1049 1050 1050 1051 1051 1052 1052 1053 1053 1054 1054 1055 1055 1056 1056 1057 1057 1058 1058 1059 1059 1060 1060 1061 1061 1062 1062 1063 1063 1064 1064 1065 1065 1066 1066 1067 1067 1068 1068 1069 1069 1070 1070 1071 1071 1072 1072 1073 1073 1074 1074 1075 1075 1076 1076 1077 1077 1078 1078 1079 1079 1080 1080 1081 1081 1082 1082 1083 1083 1084 1084 1085 1085 1086 1086 1087 1087 1088 1088 1089 1089 1090 1090 1091 1091 1092 1092 1093 1093 1094 1094 1095 1095 1096 1096 1097 1097 1098 1098 1099 1099 1100 1100 1101 1101 1102 1102 1103 1103 1104 1104 1105 1105 1106 1106 1107 1107 1108 1108 1109 1109 1110 1110 1111 1111 1112 1112 1113 1113 1114 1114 1115 1115 1116 1116 1117 1117 1118 1118 1119 1119 1120 1120 1121 1121 1122 1122 1123 1123 1124 1124 1125 1125 1126 1126 1127 1127 1128 1128 1129 1129 1130 1130 1131 1131 1132 1132 1133 1133 1134 1134 1135 1135 1136 1136 1137 1137 1138 1138 1139 1139 1140 1140 1141 1141 1142 1142 1143 1143 1144 1144 1145 1145 1146 1146 1147 1147 1148 1148 1149 1149 1150 1150 1151 1151 1152 1152 1153 1153 1154 1154 1155 1155 1156 1156 1157 1157 1158 1158 1159 1159 1160 1160 1161 1161 1162 1162 1163 1163 1164 1164 1165 1165 1166 1166 1167 1167 1168 1168 1169 1169 1170 1170 1171 1171 1172 1172 1173 1173 1174 1174 1175 1175 1176 1176 1177 1177 1178 1178 1179 1179 1180 1180 1181 1181 1182 1182 1183 1183 1184 1184 1185 1185 1186 1186 1187 1187 1188 1188 1189 1189 1190 1190 1191 1191 1192 1192 1193 1193 1194 1194 1195 1195 1196 1196 1197 1197 1198 1198 1199 1199 1200 1200 1201 1201 1202 1202 1203 1203 1204 1204 1205 1205 1206 1206 1207 1207 1208 1208 1209 1209 1210 1210 1211 1211 1212 1212 1213 1213 1214 1214 1215 1215 1216 1216 1217 1217 1218 1218 1219 1219 1220 1220 1221 1221 1222 1222 1223 1223 1224 1224 1225 1225 1226 1226 1227 1227 1228 1228 1229 1229 1230 1230 1231 1231 1232 1232 1233 1233 1234 1234 1235 1235 1236 1236 1237 1237 1238 1238 1239 1239 1240 1240 1241 1241 1242 1242 1243 1243 1244 1244 1245 1245 1246 1246 1247 1247 1248 1248 1249 1249 1250 1250 1251 1251 1252 1252 1253 1253 1254 1254 1255 1255 1256 1256 1257 1257 1258 1258 1259 1259 1260 1260 1261 1261 1262 1262 1263 1263 1264 1264 1265 1265 1266 1266 1267 1267 1268 1268 1269 1269 1270 1270 1271 1271 1272 1272 1273 1273 1274 1274 1275 1275 1276 1276 1277 1277 1278 1278 1279 1279 1280 1280 1281 1281 1282 1282 1283 1283 1284 1284 1285 1285 1286 1286 1287 1287 1288 1288 1289 1289 1290 1290 1291 1291 1292 1292 1293 1293 1294 1294 1295 1295 1296 1296 1297 1297 1298 1298 1299 1299 1300 1300 1301 1301 1302 1302 1303 1303 1304 1304 1305 1305 1306 1306 1307 1307 1308 1308 1309 1309 1310 1310 1311 1311 1312 1312 1313 1313 1314 1314 1315 1315 1316 1316 1317 1317 1318 1318 1319 1319 1320 1320 1321 1321 1322 1322 1323 1323 1324 1324 1325 1325 1326 1326 1327 1327 1328 1328 1329 1329 1330 1330 1331 1331 1332 1332 1333 1333 1334 1334 1335 1335 1336 1336 1337 1337 1338 1338 1339 1339 1340 1340 1341 1341 1342 1342 1343 1343 1344 1344 1345 1345 1346 1346 1347 1347 1348 1348 1349 1349 1350 1350 1351 1351 1352 1352 1353 1353 1354 1354 1355 1355 1356 1356 1357 1357 1358 1358 1359 1359 1360 1360 1361 1361 1362 1362 1363 1363 1364 1364 1365 1365 1366 1366 1367 1367 1368 1368 1369 1369 1370 1370 1371 1371 1372 1372 1373 1373 1374 1374 1375 1375 1376 1376 1377 1377 1378 1378 1379 1379 1380 1380 1381 1381 1382 1382 1383 1383 1384 1384 1385 1385 1386 1386 1387 1387 1388 1388 1389 138

schen dem Multiplizierer Me und der Fehlererfassungsschaltung 2 angeordnet. Der kritische Weg des adaptiven Entzerrers von Fig. 3 entspricht den Wegen von den Verzögerungselementen SS0 ~ SS3 zu den entsprechenden Addierern S03 ~ S33. Hier verwirklicht der Multiplizierer Me den Multiplikationsvorgang durch den Bitschiebevorgang und weist eine vernachlässigbare Verzögerung auf. Daher weist dieser kritische Weg eine Verzögerung von einer Multiplikation und drei Additionen auf. Es wird angenommen, daß die Addierer SC0 ~ SC3 Addierer mit drei Eingängen sind, die einem Aufbau von zwei Additionen entsprechen. Da dieser kritische Pfad nicht von der Abzweigungs- bzw. Stufenlänge des adaptiven Entzerrers abhängt, kann eine Hochgeschwindigkeitsverarbeitung ausgeführt werden. In der Filterverarbeitungseinheit 1 sind die Abzweigungen bzw. Stufen durch Verzögerungselemente derart verbunden, daß die Durchführung eines Pipelinevorganges ermöglicht wird. Eine Pipelinedarchitektur unabhängig von der Abzweigungslänge kann realisiert werden, was in einer Hochgeschwindigkeitsverarbeitung resultiert.

Wie in Fig. 3 gezeigt ist, ist der Abschnitt, der jedem Abzweigungskoeffizienten entspricht, durch eine regelmäßige Anordnung verwirklicht (systolischer Aufbau des Übertragne eines Signales in eine Richtung). Der Abschnitt, der dem Abzweigungskoeffizienten entspricht, kann als ein Modul gebildet werden und so die Ausdehnung der Abzweigungslänge vereinfachen. Auch wird das Verbindungslayout mittels der regelmäßigen Anordnung vereinfacht. Ein adaptiver LSI-Entzerrer, der für eine hohe Integration und einen kurzen kritischen Weg geeignet ist, kann realisiert werden.

Ein adaptiver Entzerrer mit einer Abzweigungslänge von 4 ist in Fig. 1 bis 3 beschrieben. Für einen adaptiven Entzerrer mit einer Abzweigungslänge von L muß das in Fig. 3 gezeigte Modul L mal hintereinandergeschaltet werden. In diesem Fall kann das Verzögerungselement, das die Verzögerungszeit von vier Zyklen (durch  $Z^{-4}$  dargestellt) aufweist, eine Verzögerungseigenschaft aufweisen, die durch  $Z^{-L}$  dargestellt ist. Die Verzögerungselemente DZ0 ~ DZ3 mit der Verzögerungseigenschaft von  $Z^{-5}$  können die Verzögerungseigenschaft aufweisen, die durch  $Z^{-(L+1)}$  dargestellt ist.

Entsprechend der ersten Ausführungsform der vorliegenden Erfindung werden aufgrund der Verwirklichung einer LMS-Architektur mit einer direkten Filtersstruktur eine "Vorgriffsumwandlung" und ein "Neutiming" derart ausgeführt, daß ein Transponierungsfilter verwirklicht wird. Weiterhin werden die Verzögerungselemente derart neu organisiert, daß die Verzögerungselemente, die aus Schieberegistern gebildet sind, die synchron mit einem Takt signal arbeiten, in dem Signalübertragungsweg angeordnet sein können. Somit kann ein adaptiver Entzerrer, der den kritischen Weg verkürzen kann und mit hoher Geschwindigkeit arbeitet, leicht realisiert werden.

#### Zweite Ausführungsform

Es wird der Fall angenommen, bei der die Anzahl der Stufen L der Vorgriffsumwandlung auf  $\frac{1}{2}$  der Abzweigungslänge N eingestellt ist. In diesem Fall ist die Abzweigungskoeffizientenaktivierungsgleichung durch die folgenden Gleichungen dargestellt:

$$h(n+1) = h(n-2) + \mu \cdot \sum e(n-i) \cdot X(n-i),$$

$$e(n) = d(n) - h^T(n-2) \cdot X(n)$$

In den obigen Gleichungen wird die Summierung  $\Sigma$  für 0, 1 und 2 für i durchgeführt. Der adaptive Transponierungs-FIR-Filter, der durch Ausführen der Vorgriffsumwandlung

und des Neutimings bei  $\frac{1}{2}$  der Abzweigungslänge erhalten wird, wird als "Halb-TrLMS" definiert. In diesem Halb-TrLMS beeinflußt nur der Abzweigungskoeffizient des um L/2 vorlaufenden Zyklus die Aktualisierung des Abzweigungskoeffizienten. Die Verzögerung der Eingabe-/Ausgabeantwortkompensation (Latenz) verringert werden.

Fig. 4 zeigt einen Aufbau des Halb-TrLMS entsprechend der obigen Gleichung. Bezugnehmend auf Fig. 4 enthält der adaptive Entzerrer eine Filterverarbeitung 1, die aus dem direkten FIR-Filter gebildet ist, und eine Koeffizientenaktivierungsschaltung 3, die die Abzweigungskoeffizienten  $h_0 \sim h_3$  für die Filterverarbeitungseinheit 1 entsprechend einem Fehlersignal  $e(n)$  aktualisiert. Der Aufbau der Filterverarbeitungseinheit 1 in der Vorgriffsumwandlung ist identisch zu dem der Filterverarbeitungseinheit 1 des der Anmelderin bekannten adaptiven Entzerrers, der in Fig. 11 gezeigt ist. In der Koeffizientenaktivierungsschaltung 3 ist eine Vorgriffsumwandlungseinheit durch diese Vorgriffsumwandlung eingefügt.

Genauer enthält die Koeffizientenaktivierungsschaltung 3 hintereinandergeschaltete Verzögerungselemente SS1 ~ SS3, die jeweils das Eingabesignal  $x(n)$  um einen Taktzyklus verzögern, und Korrekturstufen des gleichen Aufbaus, die entsprechend zu den Abzweigungskoeffizienten  $h_0 \sim h_3$  vorgeschen sind.

Die Korrekturstufe, die entsprechend dem Abzweigungskoeffizienten  $h_k$  vorgesehen ist, enthält einen Multiplizierer CMk, der ein Eingabesignal  $x(n-k)$  mit einem Fehlerkorrektursignal  $\mu \cdot e(n)$  von dem Multiplizierer Me multipliziert, ein Verzögerungselement Dk0, das das Ausgabesignal des Multiplizierers CMk um einen Taktzyklus verzögert, einen Addierer Sk0, der das Ausgabesignal des Verzögerungselementes Dk0 mit dem Ausgabesignal des Multiplizierers CMk addiert, ein Verzögerungselement Dk1, das das Ausgabesignal des Addierers Sk0 um einen Taktzyklus verzögert, einen Addierer Sk1, der das Ausgabesignal des Verzögerungselementes Dk1 mit dem Ausgabesignal des Multiplizierers CMk addiert, einen Addierer CAk, der das Ausgabesignal des Addicrcrs Sk1 empfängt, und ein Verzögerungselement DEk, das das Ausgabesignal des Addierers CAk um drei Taktzyklen (= L + 1) verzögert und so als Abzweigungskoeffizient  $h_k$  ausgibt.

Der Addierer CAk addiert den von dem Verzögerungselement DEk ausgegebenen Abzweigungskoeffizienten  $h_k$  mit dem Ausgabesignal des Addierers Sk1 und stellt so das Additionsresultat dem Verzögerungselement Ck zur Verfügung.

Wenn man sich auf einen Abzweigungskoeffizienten in den oben angegebenen Abzweigungskoeffizientenaktivierungsgleichung konzentriert, wird die Abzweigungskoeffizientenaktivierungsgleichung durch die folgende Gleichung dargestellt.

$$h_k(n+1) = h_k(n-2) + \mu \cdot e(n) \cdot x(n-k+1) + \mu \cdot e(n-1) \cdot x(n-k) + \mu \cdot e(n-2) \cdot x(n-k-1)$$

Der Koeffizient  $h_k(n-2)$  wird durch das Verzögerungselement DEk erzeugt. Die Anzahl der Verzögerungzyklen des Verzögerungselementes DFk beträgt drei Zyklen, d. h. 1, 60 + 1 Zyklen. Dies entspricht der Tatsache, daß der Unterschied der Anzahl der Taktzyklen zwischen dem Abzweigungskoeffizienten  $h_k(n+1)$  und dem Abzweigungskoeffizienten  $h_k(n-2)$ , auf die sich die obige Gleichung bezieht, drei Zyklen beträgt.

Der Multiplizierer CMk, die Verzögerungselemente Dk0 und Dk1 und die Addierer Sk0 und Sk1, die in einer systolischen Art (verkürzter Art) angeordnet sind, verwirklichen den Fehlerkorrekturabschnitt der obigen Gleichung.

Fig. 5 zeigt einen Aufbau der Korrekturstufe, die entsprechend einem Abzweigungskoeffizienten  $hk$  in der Koeffizientenaktualisierungsschaltung 3 von Fig. 4 vorgesehen ist. Der Koeffizientenaktualisierungsbetrieb wird nun beschrieben mit Bezug zu Fig. 5.

Wenn das Eingabesignal  $x(n)$  angelegt wird, wird ein Signal  $x(n - k)$  dem Multiplizierer  $CM_k$  bereitgestellt. Daher wird ein Signal, das durch die folgende Gleichung dargestellt ist, von dem Multiplizierer  $CM_k$  ausgegeben:

$$\mu \cdot c(n) \cdot x(n - k).$$

Das Verzögerungselement  $Dk0$  verzögert das Ausgabesignal des Multiplizierers  $CM_k$  um einen Zyklus. Daher wird das Ausgabesignal des Verzögerungselementes  $Dk0$  durch die folgende Gleichung dargestellt:

$$\mu \cdot e(n - 1) \cdot x(n - k - 1).$$

Der Addierer  $Sk0$  addiert das Ausgabesignal des Verzögerungselementes  $Dk0$  mit dem Ausgabesignal des Multiplizierers  $CM_k$ . Daher wird das Ausgabesignal des Addierers  $Sk0$  durch die folgende Gleichung dargestellt:

$$\mu \cdot c(n) \cdot x(n - k) + \mu \cdot c(n - 1) \cdot x(n - k - 1).$$

Das Verzögerungselement  $De1$  verzögert das Ausgabesignal des Addierers  $Sk0$  um einen Taktzyklus. Daher wird das Ausgabesignal des Verzögerungselementes  $Dk1$  durch die folgende Gleichung dargestellt:

$$\mu \cdot e(n - 1) \cdot x(n - k - 1) + \mu \cdot e(n - 2) \cdot x(n - k - 2).$$

Der Addierer  $Sk1$  addiert das Ausgabesignal des Verzögerungselementes  $Dk1$  mit dem Ausgabesignal des Multiplizierers  $CM_k$ . Daher wird das Ausgabesignal des Addierers  $Sk1$  durch die folgende Gleichung dargestellt:

$$\mu \cdot \Sigma c(n - i) \cdot x(n - k - i).$$

Die Summierung wird von 0 bis 2 für  $i$  durchgeführt.

Der Addierer  $CA_k$  addiert den Abzweigungskoeffizienten  $hk(n)$  des momentanen Zyklus mit dem Ausgabesignal des Addierers  $Sk1$ . Daher wird das Ausgabesignal des Addierers  $CA_k$  durch die folgende Gleichung dargestellt:

$$hk(n) + \mu \cdot \Sigma e(n - i) \cdot x(n - k - i).$$

Das Verzögerungselement  $DE_k$  verzögert das Ausgabesignal des Addierers  $CA_k$  um drei Zyklen zur Ausgabe. Daher wird der Abzweigungskoeffizient  $hk(n)$ , der in dem momentanen Zyklus ausgegeben wird, durch die folgende Gleichung dargestellt:

$$hk(n) = hk(n - 3) + \mu \cdot \Sigma e(n - i - 3) \cdot x(n - k - i - 3).$$

Die Summierung wird von 0 bis 2 für  $i$  durchgeführt. Daher wird der Abzweigungskoeffizient  $hk(n + 1)$  des nächsten Zyklus durch die folgende Gleichung dargestellt:

$$hk(n + 1) = hk(n - 2) + \mu \cdot \Sigma e(n - i - 2) \cdot x(n - k - i - 2).$$

Die Anzahl der Stufen für die Vorgriffsumwandlung beträgt 2. Daher erfüllt der zweite Ausdruck auf der rechten Seite der obigen Gleichung die Beziehung der folgenden Gleichung.

$$\mu \cdot \Sigma e(n - i - 2) \cdot x(n - k - i - 2) = \mu \cdot \Sigma e(n - i) \cdot x(n - k).$$

i)

Jede Korrekturstufe der Koeffizientenaktualisierungsschaltung 3 von Fig. 4 ist die direkte Formatversion der oben erwähnten Gleichung. Nach dieser Vorgriffsumwandlung wird ein Neutimingvorgang derart ausgeführt, daß das Timing neu eingestellt wird, während die Timingbeziehung der Signale erhalten wird. Der direkte FIR-Filter der Filterverarbeitungseinheit 1 wird in einen Transponierungsfilter umgewandelt.

Fig. 6 zeigt einen Aufbau eines adaptiven Entzerrers nach Abschluß eines Neutimingvorganges der zweiten Ausführungsform der vorliegenden Erfindung. In der Filterverarbeitungseinheit 1 von Fig. 6 sind Addierer  $A0 \sim A2$  entsprechend entsprechenden Multiplizierern  $M0 \sim M2$  vorgesehen. Das Ausgabesignal des Multiplizierers  $M3$  wird an den Addierer  $A2$  angelegt. In dem Weg, der das Eingabesignal  $x(n)$  empfängt, sind Verzögerungselemente  $SR1$  und  $SR3$  für einen Verzögerungzyklus entsprechend den entsprechenden Multiplizierern  $M1$  und  $M3$  vorgesehen. Das Ausgabesignal des Verzögerungselementes  $SR1$  wird an den Multiplizierer  $M2$  angelegt. Das Ausgabesignal des Verzögerungselementes  $SR1$  wird an das Verzögerungselement  $SR3$  angelegt.

Ein Verzögerungselement  $SR2$ , das das Ausgabesignal des Addierers  $M2$  um einen Taktzyklus verzögert und so das verzögerte Signal an den Addierer  $A1$  anlegt, ist zwischen den Addierern  $A1$  und  $A2$  angeordnet. Der Addierer  $A1$  addiert die Ausgabesignale des Multiplizierers  $M1$  und des Verzögerungselementes  $SR2$  und stellt das Additionsergebnis dem Addierer  $A0$  bereit. Der Addierer  $A0$  addiert die Ausgabesignale des Multiplizierers  $M0$  und des Addierers  $A1$  und erzeugt so ein Ausgabesignal  $y(n)$ .

Ein Verzögerungselement  $Da$ , das das Eingabesignal  $x(n)$  um einen Taktzyklus verzögert, um das verzögerte Signal an das Verzögerungselement  $SS1$  anzulegen, ist vorgesehen zum Einstellen des Timings nach der Aktualisierung der Abzweigungskoeffizienten. Auch ist ein Verzögerungselement  $Db$  vorgesehen, um das Ausgabesignal der Fehlerrfassungsschaltung 2 um einen Taktzyklus zu verzögern und das verzögerte Signal an den Multiplizierer  $M4$  anzulegen. Die Verzögerungselemente  $DE0 \sim DE3$  einer Verzögerung von drei Takten sind in Verzögerungselemente  $DE00 \sim DE30$ , die die Ausgabesignale der Addierer  $CA0 \sim CA3$  um einen

Taktzyklus verzögern, um die Abzweigungskoeffizienten  $h0 \sim h3$  zu erzeugen, und Verzögerungselemente  $DE01 \sim DE31$ , die die Abzweigungskoeffizienten  $h0 \sim h3$  um zwei Taktzyklen verzögern, um das verzögerte Signal an entsprechende Addierer  $CA0 \sim CA3$  anzulegen, aufgeteilt. Bei der Filterverarbeitungseinheit 1, die aus dem Transponierungsfilter gebildet ist, werden die Multiplikationsergebnisse der Multiplizierer  $M2$  und  $M3$  um einen Taktzyklus durch das Verzögerungselement  $SR2$ , das zwischen den Addierern  $A1$  und  $A2$  vorgesehen ist, verzögert und übertragen. Das Ausgabesignal des Verzögerungselementes  $SR1$  wird direkt an das Verzögerungselement  $SR3$  angelegt. Daher wird das Ausgabesignal  $y(n)$  von der Filterverarbeitungseinheit 1 durch die folgende Gleichung dargestellt:

$$y(n) = h0(n) \cdot x(n) + h1(n) \cdot x(n - 1) + h2(n - 1) \cdot x(n - 2) + h3(n - 1) \cdot x(n - 3).$$

Die Koeffizientenwerte des vorhergehenden Zyklus werden für die Abzweigungskoeffizienten  $h2$  und  $h3$  verwendet. Die Verzögerungselemente  $Dc$  und  $Dd$ , die ein angelegtes Signal um einen Taktzyklus verzögern, sind an den Ausgängen der Multiplizierer  $CM0$  bzw.  $CM1$  für die Koeffizienten  $h0$  und  $h1$  in der Koeffizientenaktualisierungsschaltung 1

eingefügt, um eine Übereinstimmung unter den Timings der Koeffizienten bereitzustellen. Folglich ist die Timingbeziehung zwischen den Abzweigungskoeffizienten und dem Eingabesignal in jeder Bearbeitungseinheit der Filterverarbeitungseinheit 1 angepaßt bzw. stimmt überein. Genauer entsprechen die Abzweigungskoeffizienten h2 und h3 einer Aktualisierung gemäß dem Fehlersignal e(n) des um 1 vorlaufenden Zyklus bezüglich den Abzweigungskoeffizienten h0 und h1. Daher ist die Timingbeziehung des Abzweigungskoeffizienten und des Eingabesignales in diesen Multiplizierern angepaßt, da das Signal des um 1 vorlaufenden Zyklus entsprechend bereitgestellt wird.

Die Verzögerungselemente Da und Db sind vorgesehen, um das Timing des Fehlersignals e(n) bezüglich dem Eingabesignal x(n) einzustellen. Folglich kann das Timing für den Fall, bei dem das Referenzsignal d(n) um einen Zyklus verzögert wird und zu einer Bestimmungszeit ausgegeben wird, eingestellt werden. Die Verzögerungselemente Da und Db verhindern, daß der Weg, wo sich die Signale x(n) und e(n) ausbreiten, kritisch wird.

Folgend auf den Abschluß dieses Re- bzw. Neutimingvorganges, wie in Fig. 6 gezeigt, wird die Übertragungsfunktion  $1 + Z^{-1} + Z^{-2}$  in dem Gradientenadditionsmodul der Vorriffsumwandlungseinheit 4 in gleicher Weise bzw. äquivalent in eine Übertragungsfunktion  $(1 - Z^{-3})/(1 - Z^{-1})$  umgewandelt. Dies wird verwirklicht unter Verwendung eines Verzögerungselementes, das ein angelegtes Signal um einen Taktzyklus verzögert, und eines Verzögerungselementes, das ein angelegtes Signal um drei Taktzyklen verzögert.

Fig. 7 zeigt einen Aufbau eines adaptiven Entzerrers, der einer Übertragungsfunktionsumwandlung ausgesetzt wurde. In Fig. 7 ist der Aufbau der Koeffizientenkorrekturstufe, die jedem der Abzweigungskoeffizienten h0 ~ h3 entspricht, identisch. Die Gradientenadditionsmodule sind jeweils durch einen rekursiven Filter ersetzt. Genauer enthält die Korrekturstufe für den Abzweigungskoeffizienten hk ein Verzögerungselement DDK0, das ein angelegtes Signal um drei Taktzyklen verzögert, einen Addierer PAk und ein Verzögerungselement PDK1, das das Ausgabesignal des Addierers PAk um einen Taktzyklus verzögert und so das verzögerte Signal dem Addierer PAk bereitstellt.

Der Addierer PA0 addiert das angelegte Signal mit den Ausgabesignalen der Verzögerungselemente PDK0 und PDK1 und stellt so das Additionsergebnis einem entsprechenden Addierer CAk bereit. Die Ausgabesignale der Verzögerungselemente Dc und Db werden an die Addierer PA0 bzw. PA1 entsprechend angelegt. Die Ausgabesignale des Multiplizierers CM2 und CM3 werden an die Addierer PA2 bzw. PA3 angelegt. Durch die Umwandlung der Übertragungsfunktion wird die Anzahl der Addierer verringert und die Schaltungskomplexität wird verringert und die Signalausbreitungsverzögerung wird verringert. Der adaptive Entzerrer von Fig. 7 weist einen rekursiven Filter auf, der den direkten Filteraufbau in der Vorriffsumwandlungseinheit ersetzt, und der Betrieb ist identisch. Der kritische Weg des adaptiven Entzerrers von Fig. 7 ist der Weg von dem Ausgang des Verzögerungselementes DE10 zu dem Ausgang der Fehlererfassungsschaltung 2. Daher weist der kritische Weg eine Verzögerung von einer Multiplikation und drei Additionen auf und weist einen konstanten Verzögerungswert unabhängig von der Abzweigungsänge N(= 4) auf. So mit kann ein adaptiver Entzerrer, der eine Hochgeschwindigkeitsverarbeitung durchführen kann, realisiert werden.

Die Schaltungsanordnung für jeden der Abzweigungskoeffizienten h0 ~ h3 weist im wesentlichen einen identischen Aufbau auf und kann mit einem systolischen Aufbau gebildet werden. In dem Aufbau von Fig. 7 sind die Abschnitte gleichen Aufbaues als Module gesetzt bzw. eingeteilt. Ge-

nauer ist der Abschnitt der Abzweigungskoeffizienten h0 und h1 als ein Modul eingeteilt und ist der Abschnitt der Abzweigungskoeffizienten h2 und h3 als ein anderes Modul eingeteilt. Hier sind die Verzögerungselemente SR2 und SS2 in dem Modul der linken Seite von Fig. 7 enthalten. So mit kann der adaptive Entzerrer leicht erweitert werden.

Wenn die Anzahl der Stufen L der Vorriffsumwandlung gleich zu  $\frac{1}{2}$  der Abzweigungsänge N ist, kann der Abschnitt der Hälfte der gesamten Abzweigungen, der Abschnitt N/2, als ein Modul gebildet werden.

Entsprechend der zweiten Ausführungsform ist die Anzahl der Stufen der Vorriffsumwandlung auf  $\frac{1}{2}$  aller Abzweigungen gesetzt und der Aufbau des direkten Filters ist in den Aufbau des Transponierfilters umgewandelt durch Durchführen einer Vorriffsumwandlung und des Neutimingsvorganges. Daher wird die Latenz der Eingabe-/Ausgabeantworteneinstellung derart verringert, daß ein akkutater Filtervorgang verwirklicht wird. Auch wird der kritische Weg derart verringert, daß ein adaptiver Entzerrer wirklich wird, der mit hoher Geschwindigkeit arbeitet, ohne die Schaltungsbemessung zu vergrößern.

### Dritte Ausführungsform

Fig. 8 zeigt schematisch einen Aufbau einer Filterverarbeitungseinheit eines adaptiven Entzerrers entsprechend einer dritten Ausführungsform der vorliegenden Erfindung. Die Filterverarbeitungseinheit 1 von Fig. 8 enthält N Abzweigungen bzw. Stufen. Diese Filterverarbeitungseinheit weist einen Aufbau auf, der als Ergebnis einer Vorriffsumwandlung mit der Anzahl von L Vorriffsstufen zu N/2 und einem nachfolgenden Neutimingsvorgang erhalten wird. Die Filterverarbeitungseinheit 1 enthält Multiplizierer M0 ~ Mn-1, die entsprechend zu entsprechenden Abzweigungen h0 ~ h2L-1 vorgesehen sind, und Addierer A0 ~ An-2, die entsprechend zu entsprechenden Multiplizierern M0 ~ Mn-2 vorgesehen sind. Hier ist N = 2 · L, wobei L die Anzahl der Stufen der Vorriffsumwandlung darstellt. Die Verzögerungselemente SRO, SR2, ..., SRN-2 sind bei jedem zweiten Abzweigungskoeffizienten angeordnet, und die Verzögerungselemente SR1 ~ SRN-3 sind zwischen den Addierern in dem Ausbreitungsweg des Eingabesignales x(n) angeordnet. Diese Verzögerungselemente SRO ~ SRN-2 sind abwechselnd angeordnet in dem Weg, von dem das Ausgabesignal y(n) bereitgestellt wird, und in dem Weg, über den das Eingabesignal x(n) übertragen wird.

Wenn zwei benachbarte Abzweigungen ein Satz sind, ist die Filterverarbeitungseinheit 1 in Moduleinheiten MD#0 ~ MD#L-1 aufgeteilt. Jedes der Module MD#0 ~ MD#L-2 enthält ein Verzögerungselement, um ein Eingabesignal zu verzögern, und ein Verzögerungselement, um ein Ausgabesignal zu verzögern. In jedem Modul ist ein Verzögerungselement SR2i zwischen Multiplizierern Mi und Mi+1 angeordnet. Für die zwei Stufen der hintereinandergeschalteten Addierer Ai und Ai+1 ist ein Verzögerungselement SRi+1 an dem Eingang des Addierers Ai+1 angeordnet.

Bei dem in Fig. 8 gezeigten Aufbau weisen die Moduleinheiten MD#0 ~ MD#L-2 in der Filterverarbeitungseinheit 1 den gleichen Aufbau auf. Nur bei der Moduleinheit MD#L-1 in der letzten Stufe ist das Ausgabesignal des Multiplizierers MN-1 an den Addierer AN-2 angelegt.

Bei dieser Halb-TrLMS-Architektur wird das Ausgabesignal über ein Verzögerungselement übertragen und das Timing des Abzweigungskoeffizienten muß entsprechend eingestellt werden. Bei der Abzweigungskoeffizientenaktualisierungseinheit, die entsprechend jedem der Moduleinheiten MD#0 ~ MD#L-1 vorgesehen ist, sind Verzögerungselemente, die den Verzögerungselementen Dc und Dd von Fig.

7 entsprechen, derart angeordnet, daß das Timing der Abzweigungskoeffizienten eingestellt wird. Bezüglich der Moduleinheiten MD#0 ~ MD#L - 1 weist das Verzögerungselement, das in der Abzweigungsstufe in der Moduleinheit MD#i zusätzlich eingefügt ist, eine Verzögerung von  $(L - 1 - i)$  Zyklen auf, wobei  $i$  von  $L - 1$  bis 0 läuft.

Mittels dem in Fig. 8 gezeigten Modulaufbau kann die Anzahl der Abzweigungen  $N$  ( $N$  ist eine gerade Zahl) leicht erhöht werden. Bei diesem Aufbau kann der Abschnitt von  $N/2$  als ein Modul wie in der vorhergehenden Ausführungsform konstruiert sein.

Fig. 9 zeigt einen Aufbau einer Koeffizientenkorrekturstufe, die in der Koeffizientenaktualisierungsschaltung der in Fig. 8 gezeigten Moduleinheit MD#k/2 enthalten ist. Komponenten, die denen der Koeffizientenkorrekturstufe von Fig. 7 entsprechen, sind mit den gleichen Bezeichnungen bezeichnet und eine detaillierte Beschreibung davon wird nicht wiederholt. Bei der Moduleinheit MD#k/2 werden die Abzweigungskoeffizienten  $h_k$  und  $h_{k+1}$  ( $= h_j$ ) ausgegeben.

Die Verzögerungszeit  $a$  von Verzögerungselementen DEk1 und DEj1 wird durch  $a = L = N/2$  dargestellt. Der Verzögerungstaktzyklus  $c$  der Verzögerungselemente PDk0 und PDj0 ist als  $a + 1 = L + 1 = (N/2) + 1$  vorgesehen.

Der Verzögerungstaktzyklus  $c$  der Verzögerungselemente Dc und Dd, um das Timing der Abzweigungskoeffizienten  $h_k$  und  $h_j$  in der Moduleinheit MD#k/2 einzustellen, ist mit  $(L - 1) - (k/2)$  bereitgestellt.

Das Eingabesignal  $x(n - k - 1)$  wird an die Moduleinheit MD#k/2 angelegt. Der kritische Weg entspricht einer Multiplikation und drei Additionen.

Durch Verwenden der in Fig. 8 und 9 gezeigten Module wird ein Transponierfilter gebildet, wobei die Anzahl der Vorriffsstufen  $L$  auf  $L/2$  verringert ist, wenn die Abzweigungsstrecke  $N$  eine gerade Zahl ist, um den kritischen Weg zu verkürzen. Weiterhin kann aufgrund des modularen Aufbaus die Ausdehnung der Abzweigungsstrecke des adaptiven Entzerrers leicht verwirklicht werden.

Bei dem in Fig. 9 gezeigten Aufbau können alle Module einen gemeinsamen Aufbau aufweisen, wenn die Verzögerungselemente Dc und Dd aus variablen Verzögerungselementen gebildet sind.

#### Modifikation

Fig. 10 zeigt eine Modifikation der dritten Ausführungsform der vorliegenden Erfindung. Der Aufbau eines Moduls ist gezeigt, wenn die Anzahl  $L$  der Stufen der Vorriffsverwandlung gleich zu der Abzweigungsstrecke  $L$  bzw.  $N$  ist. In Fig. 10 sind die Komponenten, die denen entsprechen, die in Fig. 3 gezeigt sind, mit den gleichen Bezeichnungen bezeichnet. Eine Filterverarbeitungseinheit und eine Filterkoeffizientenkorrekturstufe sind bezüglich dem Abzweigungskoeffizienten  $h_k$  angeordnet.

Entsprechend dem Modulaufbau von Fig. 10 beträgt die Anzahl der Verzögerungzyklen des Verzögerungselementes RDk1  $L$ . Die Anzahl der Verzögerungzyklen des Verzögerungselementes DZk beträgt  $L + 1$ . Das in Fig. 10 gezeigte Modul ist mit  $N$  Stufen verbunden. Ein Verzögerungselement SRk ist kurzgeschlossen in dem ersten Eingangsstufenmodul (Modul, das dem Abzweigungskoeffizienten  $h_0$  entspricht). Folglich kann ein adaptiver Entzerrer der Abzweigungsanzahl  $N (= L)$  realisiert werden. Die Abzweigungsstrecke des adaptiven Entzerrers kann leicht erhöht werden.

Entsprechend der dritten Ausführungsform der vorliegenden Erfindung sind die Filterverarbeitungseinheit und die Korrekturstufe der Koeffizientenaktualisierungsschaltung

modular aufgebaut bei dem adaptiven Entzerrer. Daher kann die Abzweigungsstrecke leicht durchgeführt werden.

Entsprechend der vorliegenden Erfindung wird eine Filterverarbeitungseinheit, die durch einen direkten FIR-Filter dargestellt ist, in einen Transponier-FIR-Filter umgewandelt durch Neuanordnung der Verzögerungselemente über eine Vorriffsverwandlung und einen Neutimingsvorgang. Somit wird ein adaptiver Entzerrer, der einen verkürzten kritischen Weg aufweisen kann und der eine Verarbeitung mit hoher Geschwindigkeit durchführen kann, verwirklicht.

#### Patentansprüche

1. Adaptiver Entzerrer mit einer Filterverarbeitungseinheit (1), die eine Mehrzahl von hintereinander geschalteten Verarbeitungsstufen aufweist, die entsprechend zu Abzweigungen vorgesehen sind, wobei jede der Verarbeitungsstufen

(i) einen ersten Multiplizierer (M0-M3) zum Multiplizieren eines Eingabesignals mit einem entsprechenden Abzweigungskoeffizienten ( $h_0-h_3$ ),

(ii) eine Verzögerungsstufe (SR1-SR3) zum Verzögern eines Ausgabesignals einer vorhergehenden Verarbeitungsstufe und

(iii) einen Addierer (A1-A3) zum Addieren eines Ausgabesignals der Verzögerungsstufe (SR1-SR3) und eines Ausgabesignals des ersten Multiplizierers (M0-M3) derart, daß ein Additionsresultat einer nächsten Stufe bereitgestellt wird, aufweist,

wobei die Verarbeitungsstufe einer ersten Stufe einen Multiplizierer (M0) zum Multiplizieren des Eingabesignals mit einem entsprechenden Abzweigungskoeffizienten ( $h_0-h_3$ ) derart ist, daß ein resultierendes Signal einer nachfolgenden Verarbeitungsstufe einer nächsten Stufe bereitgestellt wird, aufweist, und einer Abzweigungskoeffizientensetschaltung (3) zum Setzen der Abzweigungskoeffizienten ( $h_0-h_3$ ) entsprechend einem Fehler ( $e(n)$ ) zwischen einem Ausgabesignal ( $y(n)$ ) der Filterverarbeitungseinheit (1) und einem Referenzsignal ( $d(n)$ ),

wobei die Abzweigungskoeffizientensetschaltung (3) einer Koeffizientenkorrekturstufe (CM, DZ, SC, DY, S, RD) des gleichen Aufbaus aufweist, die entsprechend zu jedem der Abzweigungskoeffizienten ( $h_0-h_3$ ) bereitgestellt ist und eine Übertragungsfunktion aufweist, die durch ein Produkt der Übertragungsfunktion eines Filters aller Pole und einer Übertragungsfunktion eines Filters aller Nullstellen gegeben ist.

2. Adaptiver Entzerrer nach Anspruch 1, bei dem jede der Koeffizientenkorrekturstufen (CM, DZ, SC, DY, S, RD) der Abzweigungskoeffizientensetschaltung (3) derart ausgebildet ist, daß ein Abzweigungskoeffizient ( $h_0-h_3$ ) eines um  $L$  vorlaufenden Zyklus mit einem Abzweigungskoeffizienten ( $h_0-h_3$ ) eines nächsten Zyklus verbunden wird, wobei  $L$  eine ganze Zahl ist, die nicht größer ist als die Anzahl der Abzweigungen.

3. Adaptiver Entzerrer nach Anspruch 1 oder 2, bei dem jede der Abzweigungskoeffizientenkorrekturstufen (CM, DZ, SC, DY, S, RD) eine Filterschaltung mit einer Übertragungsfunktion von  $(1 - Z^{-L-1})/(1 - Z^{-1})$  aufweist.

4. Adaptiver Entzerrer nach Anspruch 2 oder 3, bei dem das  $L$  gleich zu der Anzahl der Abzweigungen ( $h_0-h_3$ ) ist.

5. Adaptiver Entzerrer nach einem der Ansprüche 1 bis 4, bei dem jede der Koeffizientenkorrekturstufen (CM, DZ, SC, DY, S, RD) aufweist  
einen zweiten Multiplizierer (CM), der ein Verzögerungssignal eines Signales, das den Fehler ( $e(n)$ ) darstellt, und das Eingabesignal eines um L vorlaufenden Zyklus multipliziert,  
eine erste Verzögerungsschaltung (DZ), die ein Ausgabesignal des zweiten Multiplizierers (CM) um  $(L + 1)$  Zyklus verzögert,  
eine zweite Verzögerungsschaltung (DY) zum Verzögern eines angelegten Signales um einen Zyklus,  
einen Subtrahierer (SC) zum Subtrahieren von Ausgabesignalen der ersten und zweiten Verzögerungsschaltung (DZ, DY) von einer Ausgabe des zweiten Multiplizierers (SM), wobei die zweite Verzögerungsschaltung (DY) ein Ausgabesignal des Subtrahierers (SC) verzögert und das Verzögerungssignal des Signales, das den Fehler ( $e(n)$ ) darstellt, eine Verzögerungszeit gemäß einer Anordnung einer entsprechenden Abzweigung aufweist,  
einen zweiten Addierer (S), der ein Ausgabesignal des Subtrahierers (SC) empfängt,  
eine dritte Verzögerungsschaltung (RD<sub>i0</sub>) zum Verzögern eines Ausgabesignals des zweiten Addierers (S) um einen Zyklus derart, daß ein entsprechender Abzweigungskoeffizient ( $h(0-h3)$ ) erzeugt wird, und  
eine vierte Verzögerungsschaltung (RD<sub>i1</sub>), die ein Ausgabesignal der dritten Verzögerungsschaltung (RD<sub>i0</sub>) um L Zyklus verzögert zum Anlegen an den zweiten Addierer (S), wobei der zweite Addierer (S) ein Ausgabesignal des Subtrahierers (SC) und ein Ausgabesignal der vierten Verzögerungsschaltung (RD<sub>i1</sub>) derart addiert, daß ein Additionsergebnis der dritten Verzögerungsschaltung (RD<sub>i0</sub>) bereitgestellt wird. 35

6. Adaptiver Entzerrer mit einer Filterverarbeitungseinheit (1), die eine Mehrzahl von Verarbeitungsstufen (A, M), die Abzweigungen ( $h(0-h3)$ ) entsprechen, aufweist und die miteinander in Reihe geschaltet sind, und einen Vorwärtsweg und einen Rückwärtsweg aufweist,  
wobei jede der Mehrzahl von Verarbeitungsstufen (A, M)

(i) einen Multiplizierer (M) zum Multiplizieren eines an den Vorwärtsweg angelegten Eingabesignales mit einem entsprechenden Abzweigungskoeffizienten ( $h(0-h3)$ ),  
(ii) einen Addierer (A), der in dem Rückwärtsweg angeordnet ist, zum Addieren eines Signales auf dem Rückwärtsweg, das von einer nachfolgenden Verarbeitungsstufe übertragen ist, mit einem Ausgabesignal des Multiplizierers (M) zum Übertragen auf den Rückwärtspfad aufweist,  
einer Verzögerungsstufe (SR0-SR3), die eine Verzögerung von einem Zyklus bereitstellt und die abwechselnd bei den Verarbeitungsstufen in dem Vorwärtsweg und dem Rückwärtsweg eingefügt ist, und  
einer Abzweigungskoeffizientensetzschaltung (3) zum Setzen der Abzweigungskoeffizienten ( $h(0-h3)$ ) entsprechend einem Fehler ( $e(n)$ ) zwischen einem Ausgabesignal ( $y(n)$ ) der Filterverarbeitungseinheit (1) und einem Referenzsignal ( $d(n)$ ), wobei die Abzweigungskoeffizientensetzschaltung (3) eine Koeffizientenkorrekturstufe (SM, D, PA, PD, CA, DE) des gleichen Aufbaus aufweist, die entsprechend zu jedem Abzweigungskoeffizienten ( $h(0-h3)$ ) vorgesehen ist und eine Übertragungsfunktion aufweist, die durch ein Produkt einer Übertragungsfunktion eines Filters aller Nullstellen

len und einer Übertragungsfunktion eines Filters aller Pole gegeben ist.

7. Adaptiver Entzerrer nach Anspruch 6, bei dem jede der Koeffizientenkorrekturstufen (CM, D, PA, PD, CA, DE) der Filterkoeffizientensetzschaltung (3) derart ausgebildet ist, daß der Abzweigungskoeffizient ( $h(n+L)$ ) eines um L vorlaufenden Zyklus mit dem Abzweigungskoeffizienten ( $h(n-1)$ ) eines nächsten Zyklus verbunden wird, wobei  $L^{1/2}$  mal eine Abzweigungs-länge beträgt.

8. Adaptiver Entzerrer nach Anspruch 6 oder 7, bei dem jede der Abzweigungskoeffizientenkorrekturstufen (CM, D, PA, PD, CA, DE) eine Filterschaltung mit einer Übertragungsfunktion von  $(1 - Z^{-L})/(1 - Z^{-1})$  aufweist.

9. Adaptiver Entzerrer nach einem der Ansprüche 6 bis 8, wobei jede der Abzweigungskoeffizientenkorrekturstufen (CM, D, PA, PD, CA, DE) aufweist  
eine erste Verzögerungsschaltung (SS1-SS3), die ein angelegtes Eingabesignal um einen Zyklus verzögert,  
einen zweiten Multiplizierer (CM) zum Multiplizieren eines Fehlersignales ( $\mu \cdot e(n)$ ), das den Fehler eines um 1 vorlaufenden Zyklus anzeigt, mit einem Eingabesignal des um 1 vorlaufenden Zyklus,

eine zweite Verzögerungsschaltung (Dc-Dd), die ein Ausgabesignal des zweiten Multiplizierers (CM) um einen Zyklus verzögert,

eine dritte Verzögerungsschaltung (PD<sub>i0</sub>) zum Verzögern eines Ausgabesignals der zweiten Verzögerungsschaltung (Dc-Dd) um  $\{N/2\} + 1$  Zyklen, wobei N eine Abzweigungs-länge anzeigt,

eine vierte Verzögerungsschaltung (PD<sub>i1</sub>) zum Verzögern eines angelegten Signales um einen Zyklus,

einen Subtrahierer (PA0-PA3) zum Subtrahieren von Ausgabesignalen der dritten und vierten Verzögerungsschaltung (PD<sub>i0</sub>, PD<sub>i1</sub>) von einem Ausgabesignal der zweiten Verzögerungsschaltung (Dc-Dd),

eine fünfte Verzögerungsschaltung (DE<sub>i0</sub>) zum Verzögern eines angelegten Signales um einen Zyklus derart, daß ein entsprechender Abzweigungskoeffizient ( $h(0-h3)$ ) erzeugt wird,

eine sechste Verzögerungsschaltung (DE<sub>i1</sub>), die ein Ausgabesignal der fünften Verzögerungsschaltung (DE<sub>i0</sub>) um  $\{N/2\}$  Zyklen verzögert, und einen Addierer (CA0-CA3), der ein Ausgabesignal des Subtrahierers (PA0-PA3) mit einem Ausgabesignal der sechsten Verzögerungsschaltung (DE<sub>i1</sub>) addiert, zum Anlegen an die fünfte Verzögerungsschaltung (DE<sub>i0</sub>).

10. Entwurfsverfahren eines adaptiven Entzerrers (1, 3), der einen Abzweigungskoeffizienten derart korrigiert, daß ein Fehler zwischen einem Referenzsignal ( $d(n)$ ) und einem Ausgabesignale davon minimiert wird, ein Eingabesignal entsprechend den korrigierten Abzweigungskoeffizienten ( $h(0-h3)$ ) filtert und das Ausgabesignal erzeugt, wobei das Verfahren die Schritte aufweist:

Anordnen einer Filterverarbeitungsstufe (1) und einer Abzweigungskoeffizientensetzstufe (3), die einen direkten Filteraufbau verwenden, Durchführen einer Vorriffsumwandlung des Verbindens eines Abzweigungskoeffizienten eines um L vorlaufenden Zyklus mit einem Abzweigungskoeffizienten eines nächsten Zyklus derart, daß die Filterverarbeitungsstufe (1) und die Abzweigungskoeffizientensetzstufe (3) neu angeordnet werden,

Durchführen eines Neutimingvorganges zum Reorganisieren des Timings, während die Zeitbeziehung der Signale beibehalten wird, derart, daß eine Anordnung

der Verzögerungselemente (D) zur Umwandlung in einen Transponierungsfilter reorganisiert werden, und Umwandeln der Abzweigungskoeffizientensetztufe (3) in eine Filterstufe mit einer Übertragungsfunktion von  $\{1 - Z^{-L-1}\}/\{1 - Z^{-1}\}$  durch eine äquivalente Umwandlung einer Übertragungsfunktion des Transponierungsfilters.

11. Verfahren nach Anspruch 10, weiter mit dem Schritt des Setzens des L auf einen Wert gleich einer Abzweigungslänge des adaptiven Entzerrers.

10

12. Verfahren nach Anspruch 10, weiter mit dem Schritt des Setzens des L auf einen Wert gleich zu  $^{1/2}$  mal einer Abzweigungslänge des adaptiven Entzerrers.

13. Verfahren nach einem der Ansprüche 10 bis 12, bei dem der Schritt des Umwandelns in eine Filterstufe den Schritt des Bildens einer Stufe, die jeweils einem Abzweigungskoeffizienten entspricht, in einem gleichen Aufbau zum Berechnen eines entsprechenden Abzweigungskoeffizientens.

15

14. Verfahren nach Anspruch 12, weiter mit dem Schritt des Bildens von Modulen eines Aufbaus eines Abschnittes von Abzweigungen, die direkt aneinander angrenzen in dem adaptiven Entzerrer.

15. Verfahren nach Anspruch 11, weiter mit dem Schritt des Bildens von Modulen eines Abschnittes, der jedem Abzweigungskoeffizienten ( $h_0$   $h_3$ ) entspricht.

25

16. Verfahren entsprechend nach Anspruch 10, weiter mit dem Schritt des Bildens von Modulen eines Abschnittes, der einer Hälfte einer Gesamtabzweigungslänge ( $h_0-h_1$ ,  $h_2-h_3$ ) des adaptiven Entzerrers entspricht.

30

---

Hierzu 11 Seite(n) Zeichnungen

---

35

40

45

50

55

60

65

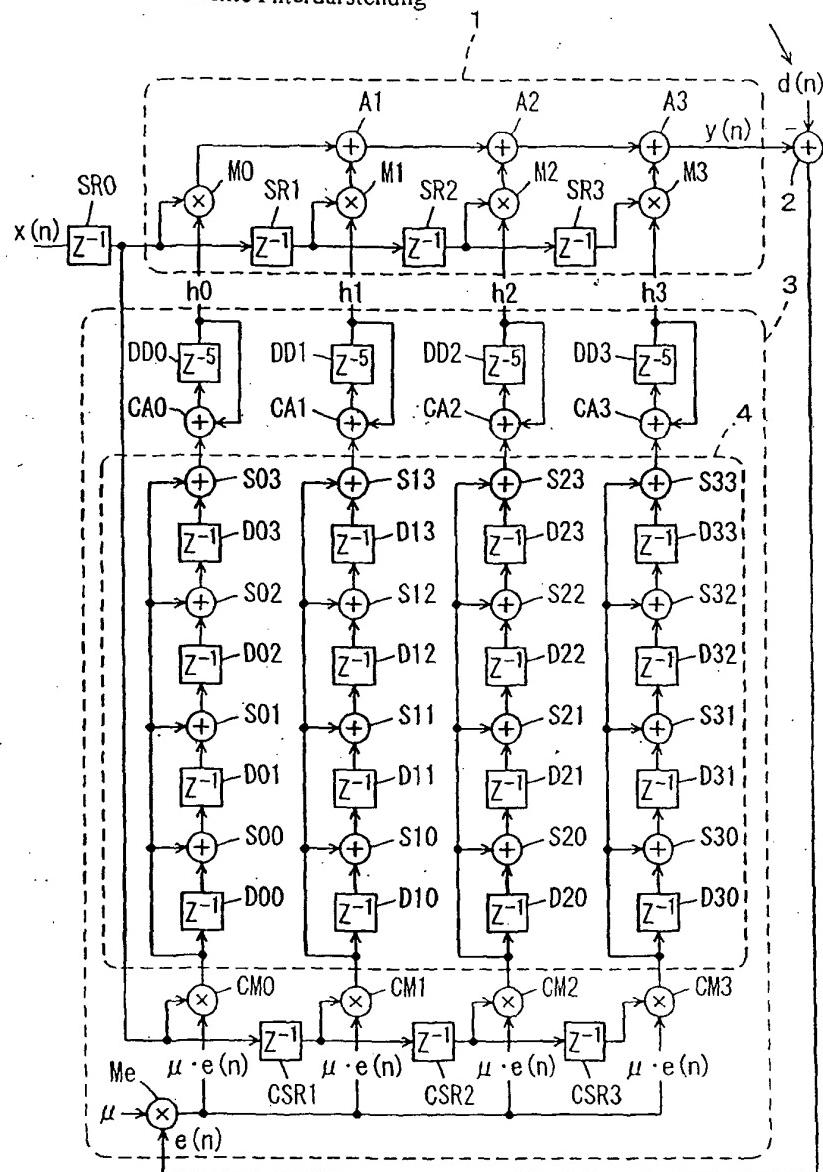
- Leerseite -

## FIG. 1

Vorgriffsumwandlung

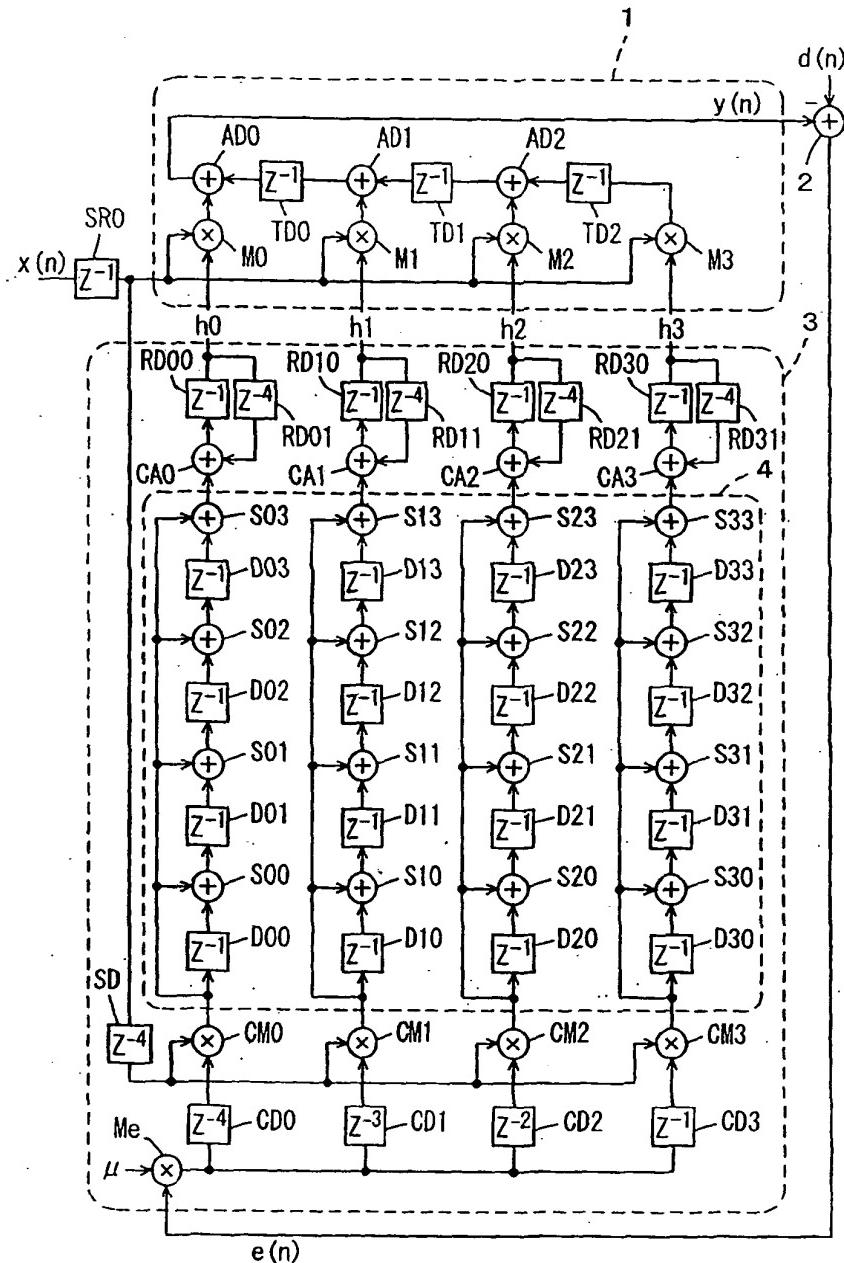
↓  
direkte Filterdarstellung

von der Bestimmungseinheit  
ausgegeben oder bekannte Reihe



## F I G. 2

Vorgriffsumwandlung + Neutiming



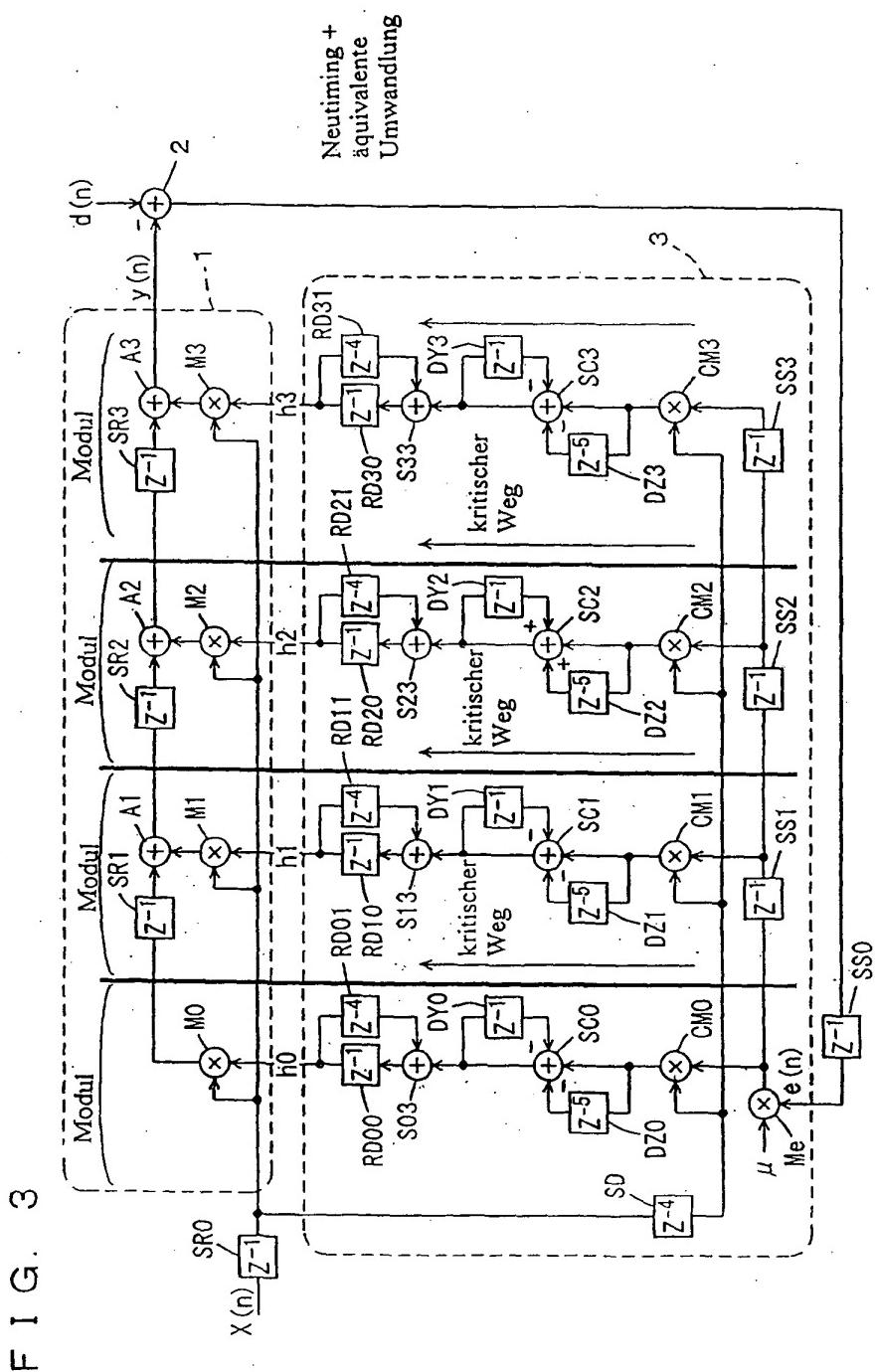
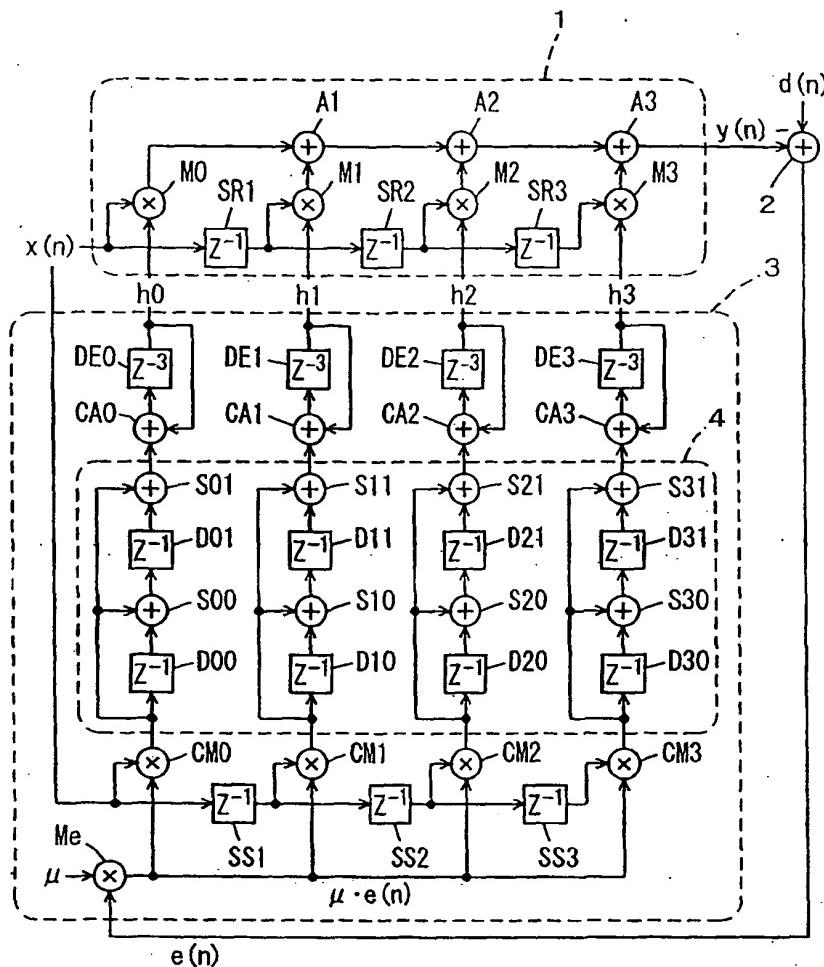


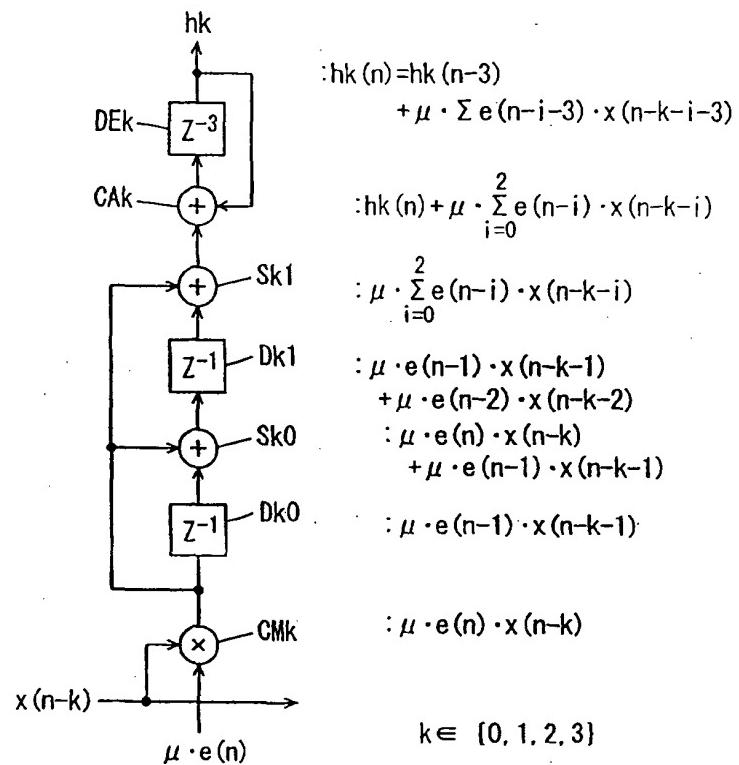
FIG. 3

FIG. 4

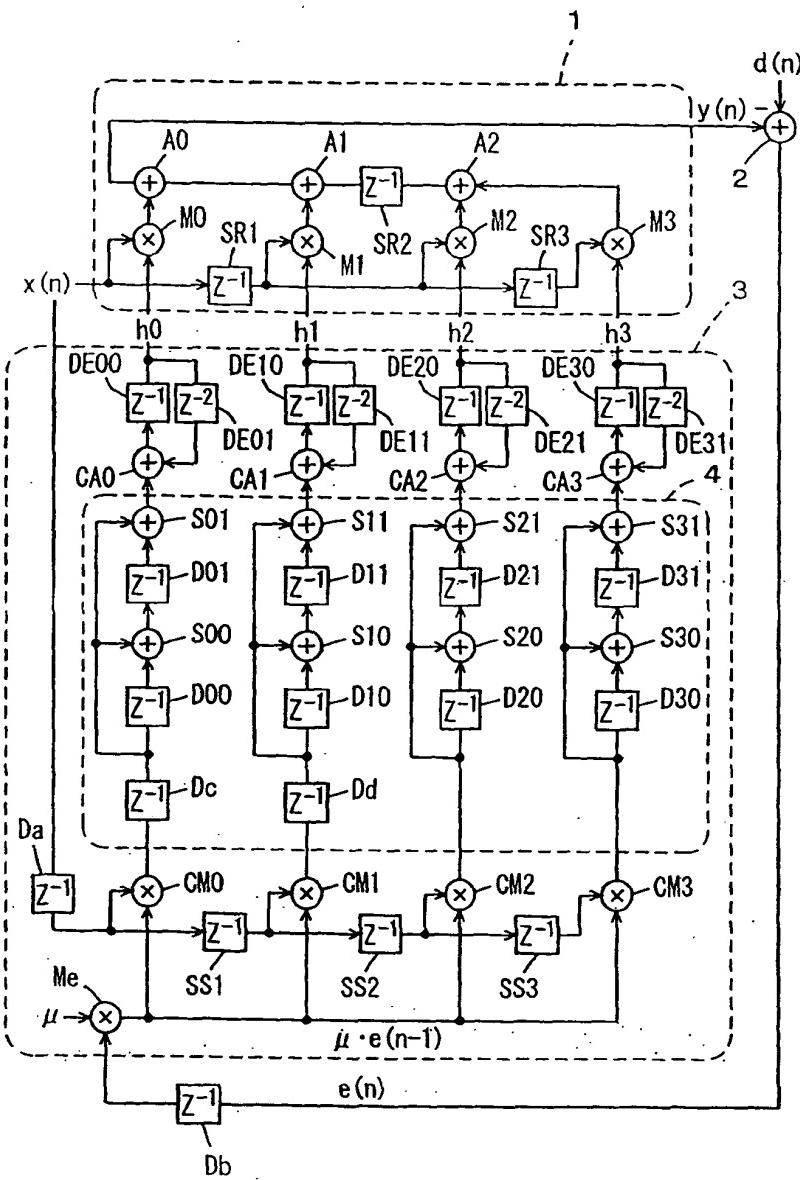


Direktfilterbeschreibung + Vörgriffsumwandlung

## FIG. 5

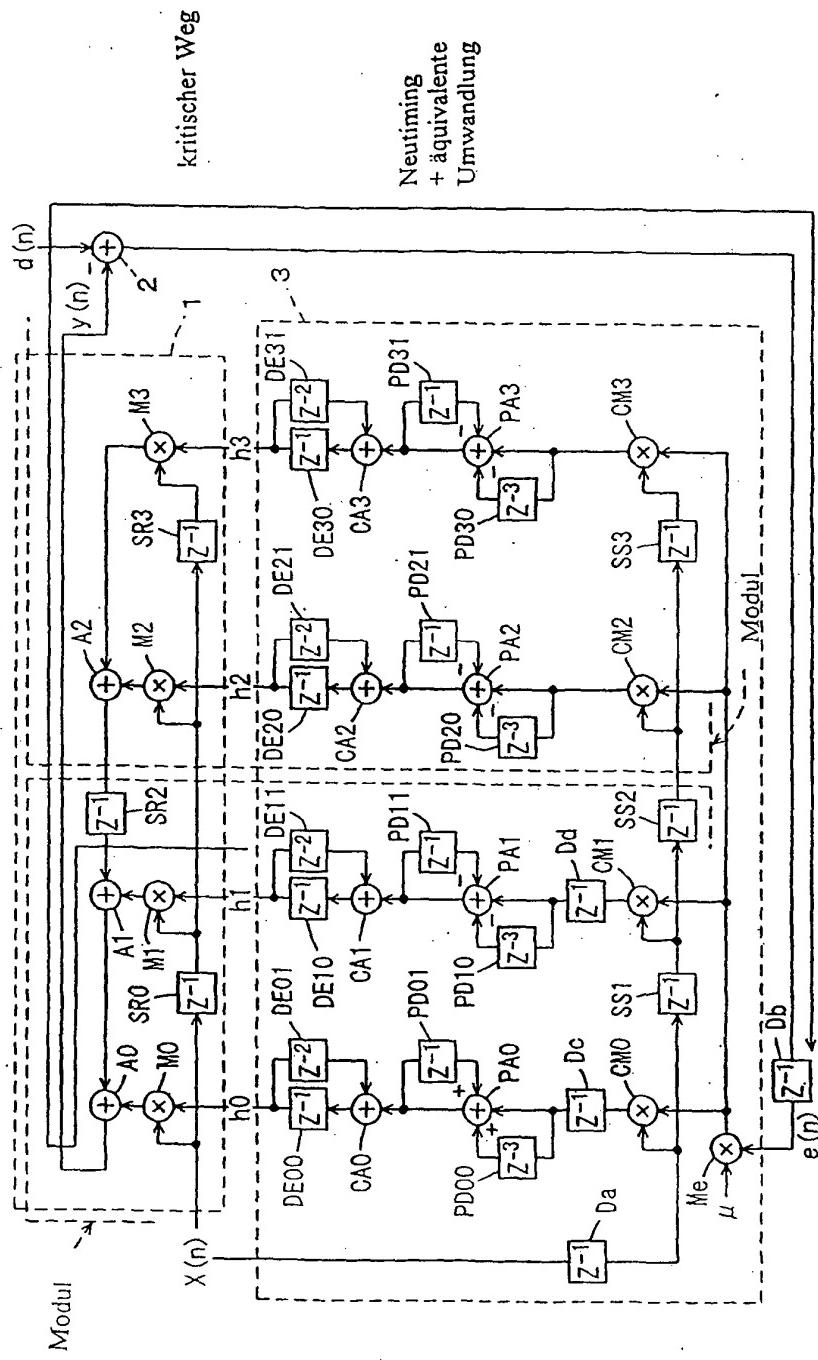


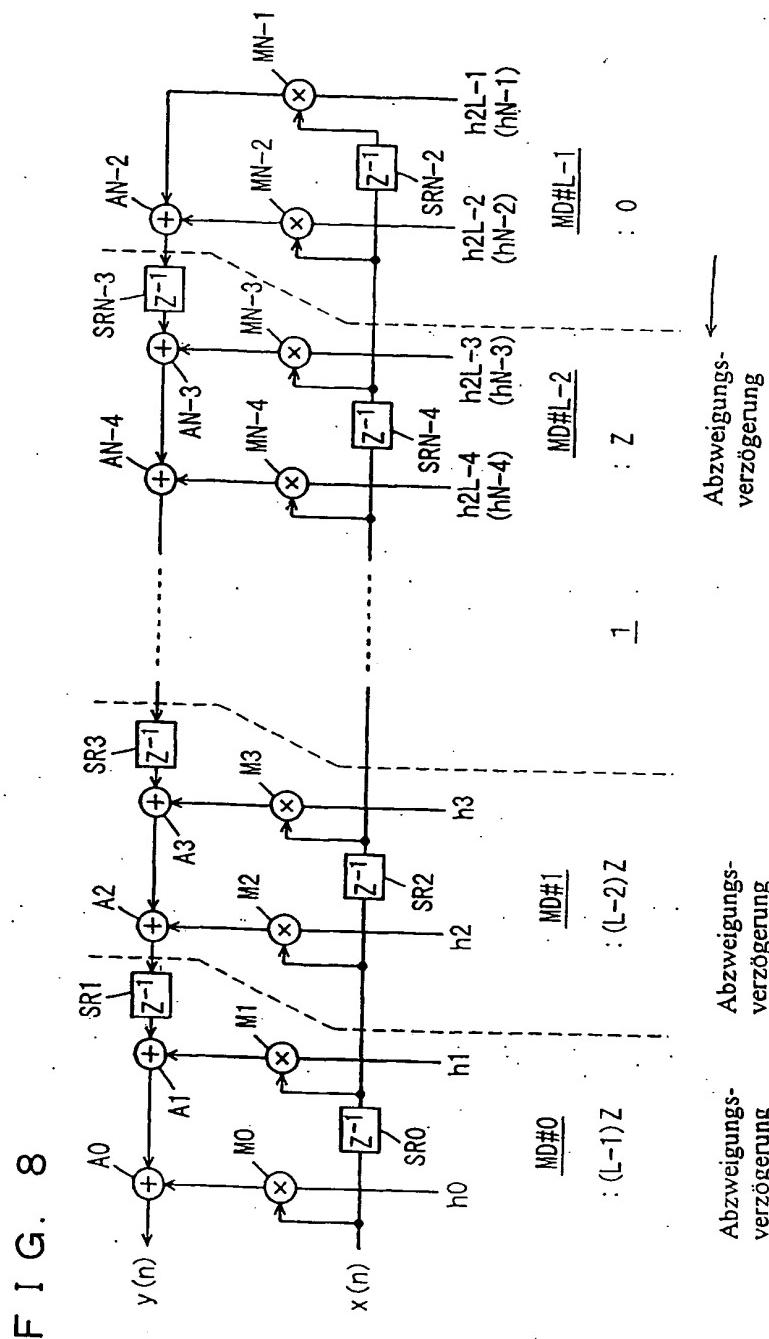
F I G. 6



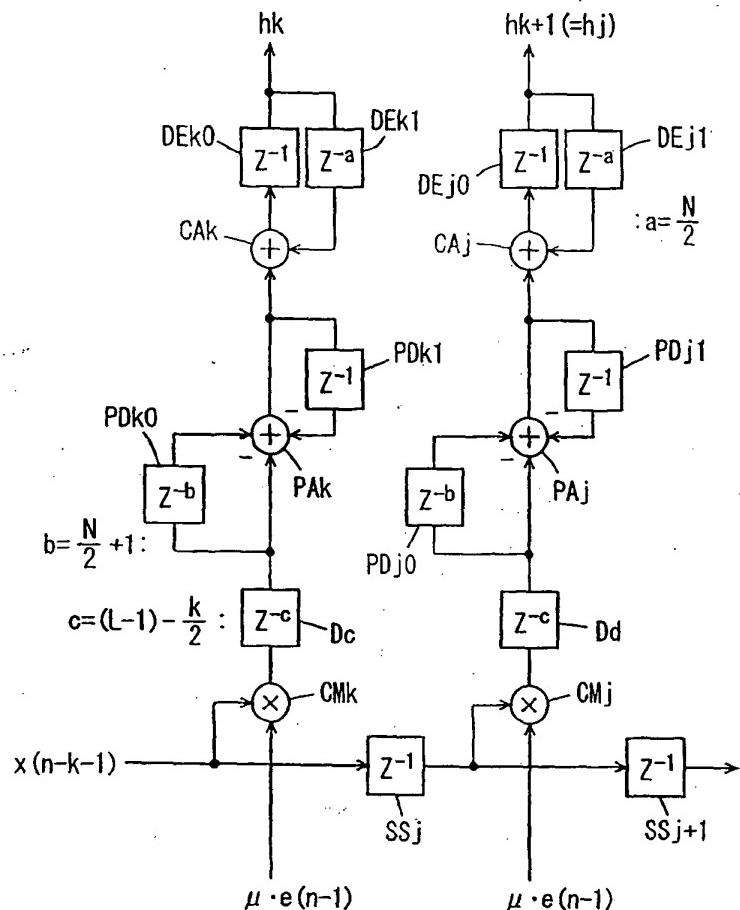
Vorgriffsumwandlung + Neutiming

FIG. 7

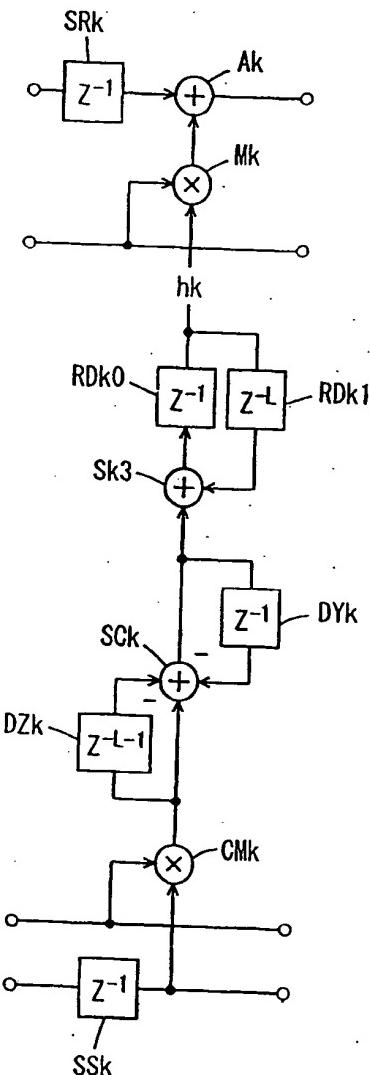




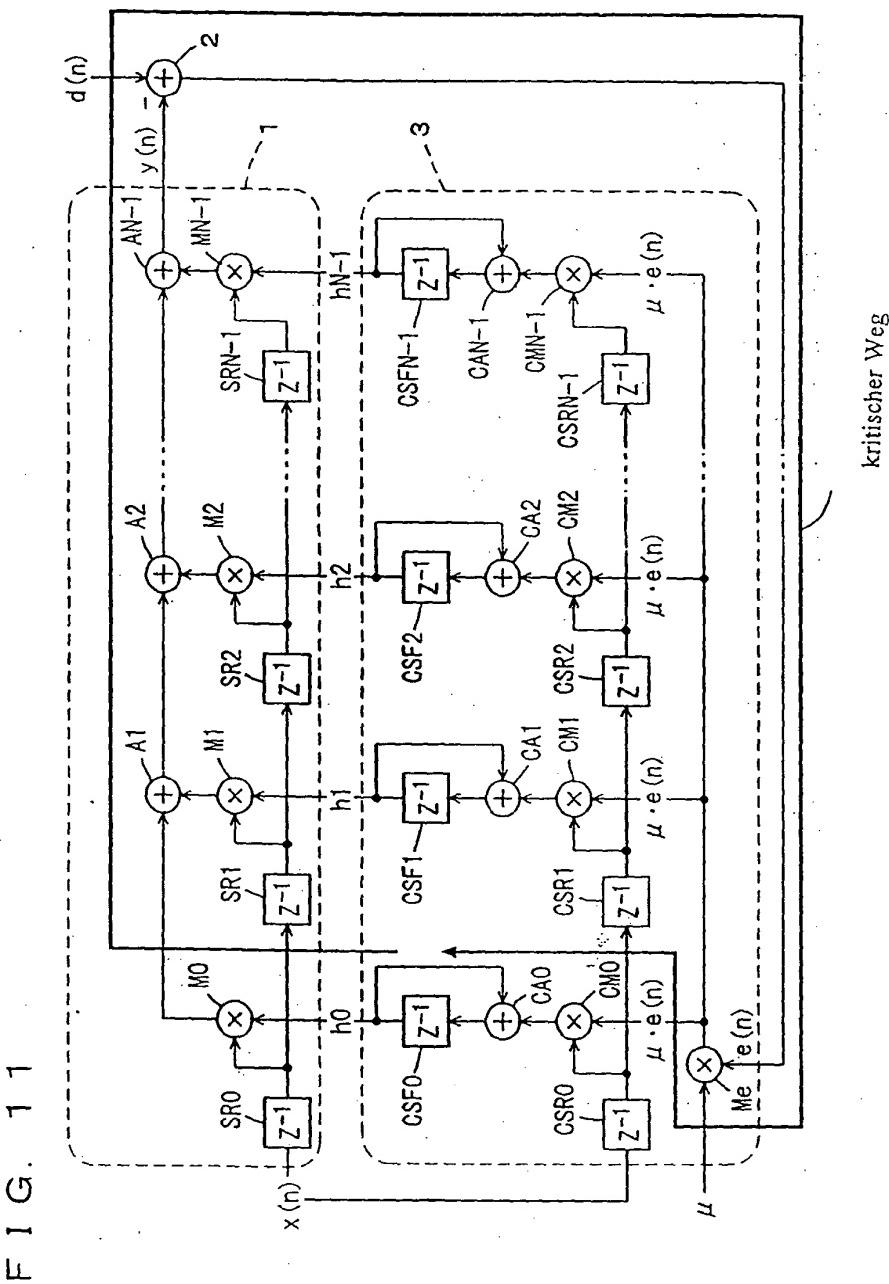
## FIG. 9

MD#k/2

## FIG. 10



$L = \text{Modul von } N$



kritischer Weg

## **Adaptive distortion correction device has filter processing unit with series connected processing stages and suitable branching with coefficient set according to filter processing unit output**

|                      |   |
|----------------------|---|
| Patent Number:       | DE10001862  |
| Publication date:    | 2000-11-30  |
| Inventor(s):         | MIZUTANI HIROYUKI (JP); MURAKAMI SHUJI (JP); OCHI HIROSHI (JP); MACHIDA HIROHISA (JP) |
| Applicant(s):        | MITSUBISHI ELECTRIC CORP (JP)   |
| Requested Patent:    | DE10001862  |
| Application Number:  | DE2000010001862 200000118   |
| Priority Number (s): | JP19990128597 19990510  |
| IPC Classification:  | H03H21/00; H03H17/06; H04N7/64; H04B1/62; H04B7/005                                   |
| EC Classification:   | H04L25/03B1A, H03H21/00B  |
| Equivalents:         | JP20000324024   |

### **Abstract**

The device has a filter processing unit with several processing stages in series with suitable branching. The processing section has a first stage with a multiplier for multiplying the input signal with a corresponding branching coefficient, so that a resulting signal is produced in a subsequent processing stage. The branching coefficient is set according to an error between the output of the processing unit and a reference signal.

Data supplied from the esp@cenet database - 12

**Adaptive distortion correction device has filter processing unit with series connected processing stages and suitable branching with coefficient set according to filter processing unit output**

|                      |   |
|----------------------|---|
| Patent Number:       | DE10001862  |
| Publication date:    | 2000-11-30  |
| Inventor(s):         | MIZUTANI HIROYUKI (JP); MURAKAMI SHUJI (JP); OCHI HIROSHI (JP); MACHIDA HIROHISA (JP) |
| Applicant(s):        | mitsubishi electric corp (JP)   |
| Requested Patent:    | DE10001862  |
| Application Number:  | DE20001001862 200000118   |
| Priority Number (s): | JP19990128597 19990510  |
| IPC Classification:  | H03H21/00; H03H17/06; H04N7/64; H04B1/62; H04B7/005                                   |
| EC Classification:   | H04L25/03B1A, H03H21/00B  |
| Equivalents:         | JP2000324024  |

**Abstract**

The device has a filter processing unit with several processing stages in series with suitable branching. The processing section has a first stage with a multiplier for multiplying the input signal with a corresponding branching coefficient, so that a resulting signal is produced in a subsequent processing stage. The branching coefficient is set according to an error between the output of the processing unit and a reference signal.

Data supplied from the [esp@cenet](mailto:esp@cenet) database - 12